



## Демонстрационная плата «EVALUATION BOARD FOR IC K1923KX02GI»





## Оглавление

|                                                   |    |
|---------------------------------------------------|----|
| Назначение и состав демонстрационной платы.....   | 3  |
| Ethernet .....                                    | 4  |
| PCI-Express x1.....                               | 9  |
| Сервисные переключатели и кнопки .....            | 9  |
| Сброс микросхемы.....                             | 9  |
| Режимы работы микросхемы.....                     | 9  |
| Скорость обмена данными в режиме SPI-master ..... | 10 |
| SPI master/slave .....                            | 11 |
| Выбор источника тактового сигнала .....           | 11 |
| Микроконтроллер.....                              | 11 |
| MCU JTAG.....                                     | 12 |
| MCU SPI.....                                      | 12 |
| Термодатчик .....                                 | 13 |
| USB.....                                          | 13 |
| JTAG .....                                        | 13 |
| Сброс Ethernet трансиверов .....                  | 14 |
| I <sup>2</sup> C switch .....                     | 15 |
| Flash-память .....                                | 15 |
| Схема питания .....                               | 16 |
| Включение Платы .....                             | 17 |

## Назначение и состав демонстрационной платы

Демонстрационная плата «EVALUATION BOARD FOR IC K1923KX02GI» (далее Плата) предназначена для ознакомления с микросхемой K1923KX02GI, а также исследования её работы.

Микросхема K1923KX02GI представляет собой 16-ти портовый коммутатор сетей Ethernet 10/100/1000. Она предназначена для построения различного рода сетевых устройств, функционирующих по технологии Ethernet. На рисунках 1 и 2 представлен внешний вид Платы.

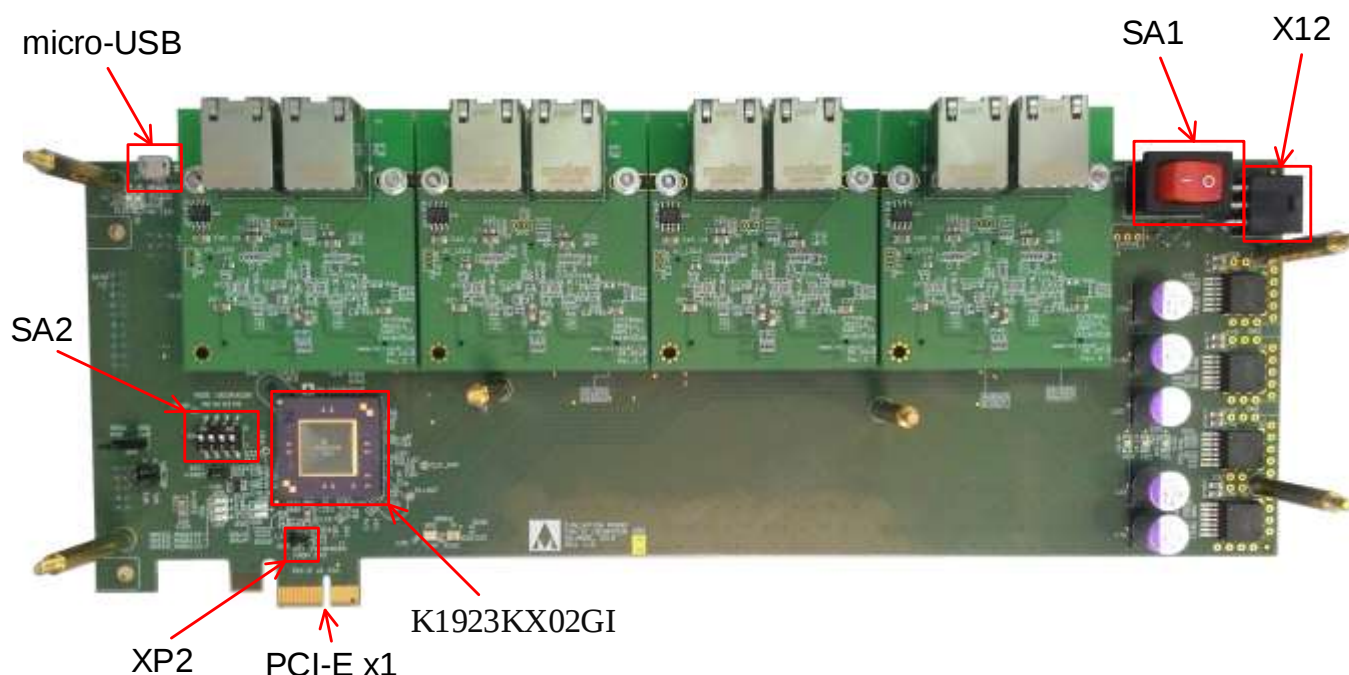


Рисунок 1. Вид демонстрационной платы для микросхемы K1923KX02GI (вид сверху).

На Плате реализовано:

- ❖ 8 разъемов для подключения модулей с Ethernet трансиверами (X1 – X8)
- ❖ PCI-Express x1
- ❖ 2 интерфейса SMI (MDIO)
- ❖ Сервисные переключатели
- ❖ Микроконтроллер
- ❖ Flash-память
- ❖ Микросхема термодатчика
- ❖ Схема подачи тактовых сигналов
- ❖ Схема питания

Далее более подробно рассмотрены особенности реализации Платы.

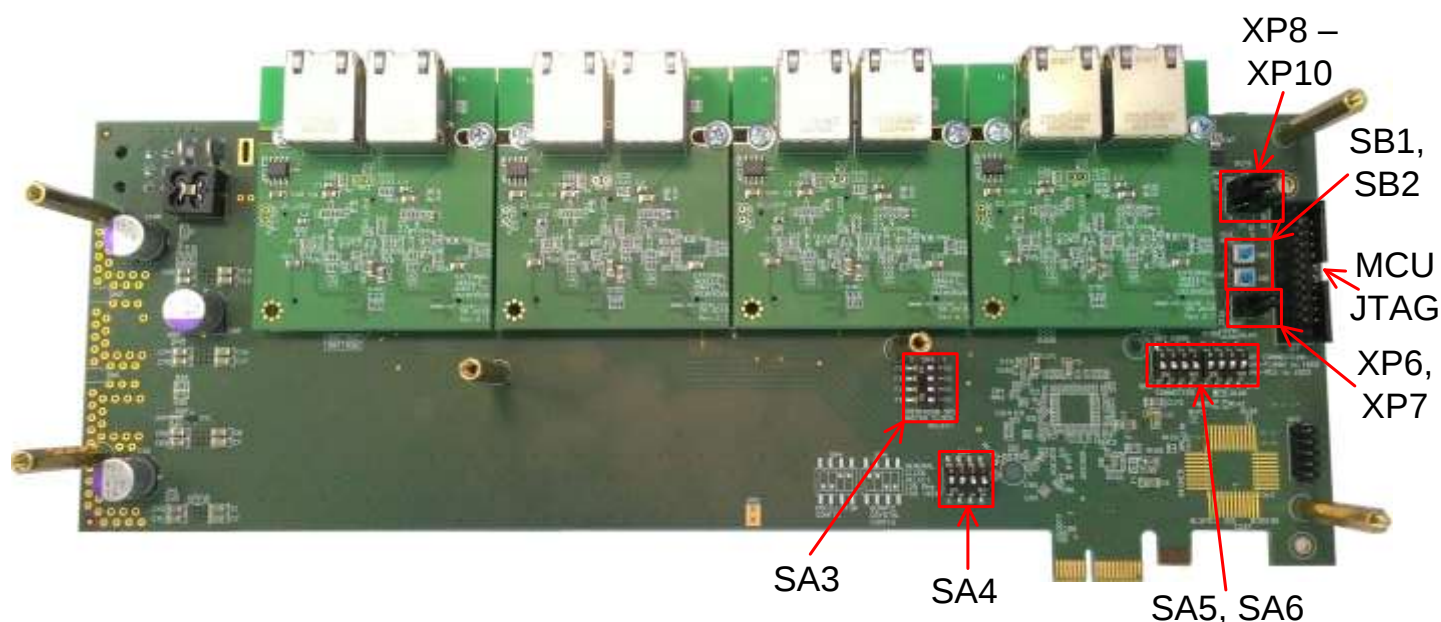


Рисунок 2. Вид демонстрационной платы для микросхемы K1923KX02GI  
(вид снизу).

## Ethernet

На Плате реализовано 8 разъемов для подключения модулей с Ethernet трансиверами (X1 – X8). На каждый разъем выведено по 2 интерфейса SGMII, таким образом, задействовав все 8 разъемов, можно получить 16 портов Ethernet.

В настоящее время доступны модули, построенные на базе микросхем DP83867CS компании Texas Instruments. В таблице 1 приведено соответствие подключения разъемов X1 – X8 к Ethernet MAC блокам микросхемы K1923KX02GI, а также адрес соответствующего трансивера на шине MDIO. В таблице 2 приведено назначение выводов разъема для подключения модулей с Ethernet трансиверами.

Так как разные микросхемы Ethernet трансиверов используют разные механизмы задания адреса устройства на шине MDIO, то на плате предусмотрено два варианта. Первый вариант – задание адреса с помощью формирования требуемого логического уровня на 4-х выводах микросхемы. Этот вариант реализован, например, в микросхемах 1923BC025 или 1923BC015 фирмы НТИЦ «Модуль». Второй вариант – задание адреса с помощью резисторного делителя. Этот вариант реализован в микросхеме DP83867CS фирмы Texas Instruments.

Разъемы X1 – X3, X8 подключены к первому интерфейсу SMI (MDIO 1) микросхемы K1923KX02GI. Разъемы X4 – X7 подключены ко второму интерфейсу SMI (MDIO 2) микросхемы K1923KX02GI.



На рисунке 3 приведена нумерация разъемов RJ-45 на платах модулей. На каждом разъеме RJ-45 имеется по 2 светодиода. Функционал светодиодов зависит от настроек микросхем Ethernet PHY, к которой они подключены.

На Плате также имеются 3 светодиода (VD5 – VD7), подключенные к выводам SPEED\_MODE[2:0] K1923KX02GI. Данные светодиоды отражают скорость работы выбранного порта K1923KX02GI (выбор порта для отображения осуществляется в регистре CONTROL18).

Таблица 1. Подключение разъемов X1 – X8 к выводам K1923KX02GI.

| Выводы<br>K1923KX02GI                   | Номер<br>блока<br>MAC | Адрес<br>смещения<br>блока<br>MAC | Разъем<br>подключения<br>Ethernet PHY | Адрес<br>на<br>SMI | Порт<br>RJ-45 | Номер<br>интерфейса<br>SMI |
|-----------------------------------------|-----------------------|-----------------------------------|---------------------------------------|--------------------|---------------|----------------------------|
| L0DAT[0] (P23,<br>P24, J23, J24)        | EMAC1                 | 0x66_0000                         | X1                                    | 0                  | 1             | 1                          |
| L0DAT[1] (K21,<br>K22, P21, P22)        | EMAC2                 | 0x67_0000                         | X8                                    | 1                  | 2             | 1                          |
| L0DAT[2] (N21,<br>N22, L23, L24)        | EMAC3                 | 0x68_0000                         | X1                                    | 2                  | 3             | 1                          |
| L0DAT[3] (M23,<br>M24, L21, L22)        | EMAC4                 | 0x69_0000                         | X8                                    | 3                  | 4             | 1                          |
| L1DAT[0]<br>(AA23, AA24,<br>T21, T22)   | EMAC5                 | 0x6A_0000                         | X2                                    | 4                  | 5             | 1                          |
| L1DAT[1] (Y21,<br>Y22, V23, V24)        | EMAC6                 | 0x6B_0000                         | X3                                    | 5                  | 6             | 1                          |
| L1DAT[2] (U23,<br>U24, Y23, Y24)        | EMAC7                 | 0x6C_0000                         | X2                                    | 6                  | 7             | 1                          |
| L1DAT[3] (W23,<br>W24, V21, V22)        | EMAC8                 | 0x6D_0000                         | X3                                    | 7                  | 8             | 1                          |
| L2DAT[0]<br>(AB16, AA16,<br>AC21, AD21) | EMAC9                 | 0x6E_0000                         | X4                                    | 0                  | 9             | 2                          |
| L2DAT[1]<br>(AC17, AD17,<br>AB20, AA20) | EMAC10                | 0x6F_0000                         | X5                                    | 1                  | 10            | 2                          |
| L2DAT[2]<br>(AC18, AD18,<br>AD20, AC20) | EMAC11                | 0x76_0000                         | X4                                    | 2                  | 11            | 2                          |
| L2DAT[3]<br>(AB18, AA18,<br>AD19, AC19) | EMAC12                | 0x71_0000                         | X5                                    | 3                  | 12            | 2                          |
| L3DAT[0] (AD9,<br>AC9, AD14,<br>AC14)   | EMAC13                | 0x72_0000                         | X6                                    | 4                  | 13            | 2                          |



|                                         |        |           |    |   |    |   |
|-----------------------------------------|--------|-----------|----|---|----|---|
| L3DAT[1]<br>(AB10, AA10,<br>AB14, AA14) | EMAC14 | 0x73_0000 | X7 | 5 | 14 | 2 |
| L3DAT[2](AD11,<br>AC11, AB13,<br>AA13)  | EMAC15 | 0x74_0000 | X6 | 6 | 15 | 2 |
| L3DAT[3]<br>(AB11, AA11,<br>AD12, AC12) | EMAC16 | 0x75_0000 | X7 | 7 | 16 | 2 |

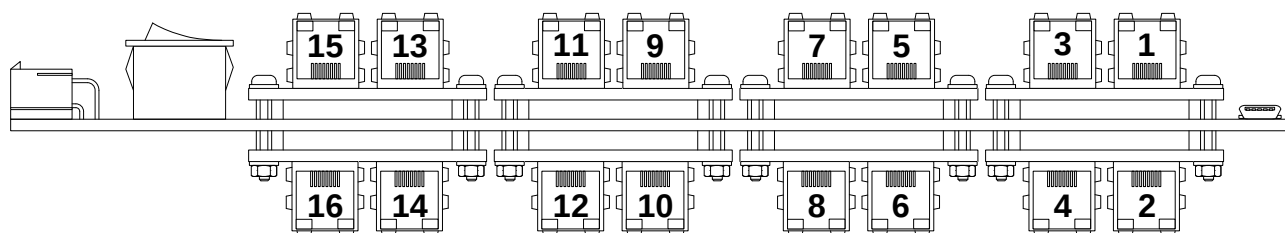


Рисунок 3. Нумерация разъемов RJ-45 на платах модулей.

Таблица 2. Назначение выводов разъема для подключения модулей.

| Номер вывода                                                                                                                                   | Тип вывода* | Назначение вывода                                                                                     |
|------------------------------------------------------------------------------------------------------------------------------------------------|-------------|-------------------------------------------------------------------------------------------------------|
| 1                                                                                                                                              | О           | Сброс первого Ethernet PHY трансивера                                                                 |
| 2                                                                                                                                              | Р           | Назначение адреса первого Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[1:0] |
| 3, 7, 9, 11, 13, 15 –<br>22, 25, 26, 30, 32,<br>37, 63, 67, 69, 71,<br>73, 75 – 82, 85, 86,<br>97                                              | -           | Не подключены                                                                                         |
| 4                                                                                                                                              | Р           | Назначение адреса первого Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[1:0] |
| 5, 6, 23, 24, 27, 28,<br>33, 34, 36, 38, 55,<br>56, 65, 66, 83, 84,<br>87, 88, 93, 94, 96,<br>98, 115, 116,<br>центральные<br>контакты разъема | PWR         | «GND»                                                                                                 |
| 8                                                                                                                                              | Р           | ADDR[0]. Назначение адреса первого Ethernet трансивера на шине MDIO с помощью 4-х битной шины.        |



|                                                                        |     |                                                                                                                                                                                                       |
|------------------------------------------------------------------------|-----|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 10                                                                     | P   | ADDR[1]. Назначение адреса первого Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 12                                                                     | P   | ADDR[2]. Назначение адреса первого Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 14                                                                     | P   | ADDR[3]. Назначение адреса первого Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 39                                                                     | IO  | MDIO первого Ethernet трансивера                                                                                                                                                                      |
| 40                                                                     | O   | MDC первого Ethernet трансивера                                                                                                                                                                       |
| 41, 43, 45, 47, 49,<br>51, 53, 101, 103,<br>105, 107, 109, 111,<br>113 | PWR | +3.3V                                                                                                                                                                                                 |
| 42, 44, 46, 48, 50,<br>52, 54, 102, 104,<br>106, 108, 110, 112,<br>114 | PWR | +1.1V                                                                                                                                                                                                 |
| 57                                                                     | AI  | SGMII инверсный вход приемника (инверсный выход SGMII передатчика первого Ethernet трансивера). Назначение адреса первого Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[3:2] |
| 58                                                                     | AO  | SGMII инверсный выход передатчика (инверсный вход SGMII приемника первого Ethernet трансивера)                                                                                                        |
| 59                                                                     | AI  | SGMII прямой вход приемника (прямой выход SGMII передатчика первого Ethernet трансивера). Назначение адреса первого Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[3:2]       |
| 60                                                                     | AO  | SGMII прямой выход передатчика (прямой вход SGMII приемника первого Ethernet трансивера)                                                                                                              |
| 61                                                                     | O   | Сброс второго Ethernet PHY трансивера                                                                                                                                                                 |
| 62                                                                     | P   | Назначение адреса второго Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[1:0]                                                                                                 |
| 64                                                                     | P   | Назначение адреса второго Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[1:0]                                                                                                 |



|     |    |                                                                                                                                                                                                       |
|-----|----|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 68  | P  | ADDR[0]. Назначение адреса второго Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 70  | P  | ADDR[1]. Назначение адреса второго Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 72  | P  | ADDR[2]. Назначение адреса второго Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 74  | P  | ADDR[3]. Назначение адреса второго Ethernet трансивера на шине MDIO с помощью 4-х битной шины.                                                                                                        |
| 99  | IO | MDIO второго Ethernet трансивера                                                                                                                                                                      |
| 100 | O  | MDC второго Ethernet трансивера                                                                                                                                                                       |
| 117 | AI | SGMII инверсный вход приемника (инверсный выход SGMII передатчика второго Ethernet трансивера). Назначение адреса второго Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[3:2] |
| 118 | AO | SGMII инверсный выход передатчика (инверсный вход SGMII приемника второго Ethernet трансивера)                                                                                                        |
| 119 | AI | SGMII прямой вход приемника (прямой выход SGMII передатчика второго Ethernet трансивера). Назначение адреса второго Ethernet трансивера на шине MDIO с помощью резисторного делителя. ADDR[3:2]       |
| 120 | AO | SGMII прямой выход передатчика (прямой вход SGMII приемника второго Ethernet трансивера)                                                                                                              |

\* – условные обозначения типа вывода (указан тип вывода K1923KX02GI или MCU, подключенный к разъему):

O – цифровой выход;

IO – цифровой вход/выход;

AI – аналоговый вход;

AO – аналоговый выход;

PWR – питание;

P – высокоомная подтяжка до требуемого логического уровня.



## PCI-Express x1

Различные функции сетевого оборудования, такие как занесение записей в таблицу коммутации, настройка портов и другие, могут осуществляться силами HOST процессора. Интерфейс PCI-Express x1, функционирующий согласно стандарту 2.0 на скорости до 5 ГТ/с, предназначен для подключения Платы к HOST процессору.

Для визуального контроля работы интерфейса PCI-Express на плате установлены светодиоды VD8, VD9. Светодиод VD9 подключен к выводу RDLH\_LINK\_UP (AC3). Светодиод VD8 подключен к выводу SMLH\_LINK\_UP (AB4). Подробнее о функциональности данных выводов можно уточнить в спецификации на микросхему K1923KX02GI.

## Сервисные переключатели и кнопки

Микросхема K1923KX02GI для целей тестирования в своем составе имеет JTAG контроллер. Для перевода микросхемы в нормальный режим работы необходимо убрать джампер с XP11. Для активизации JTAG контроллера и тестового режима микросхемы необходимо установить джампер на XP11.

## Сброс микросхемы

На Плате имеется несколько перемычек для организации сброса микросхемы K1923KX02GI от разных источников.

Перемычка XP2 предназначена для сброса K1923KX02GI со стороны HOST процессора (для сброса микросхемы HOST процессором XP2 должна быть замкнута, то есть установлен джампер). Также для сброса только микросхемы K1923KX02GI можно использовать кнопку SB2 (расположена на нижней стороне Платы).

При необходимости сигнал сброса может быть инициирован микроконтроллером. Для этого необходимо установить джампер на XP7 (расположена на нижней стороне Платы). Цепь сброса K1923KX02GI подключена к выводу 15 (PortE[7]) микроконтроллера.

Если требуется организовать сброс и микроконтроллера, и микросхемы K1923KX02GI, тогда необходимо установить джампер на XP6 (джампер с XP2 рекомендуется убрать).

## Режимы работы микросхемы

Микросхема K1923KX02GI может функционировать в нескольких режимах. Режимы функционирования задаются с помощью переключателя SA2. Рядом с SA2 указано логическое состояние («0» или «1») на выводе MODEx при



соответствующем положении движка переключателя. В таблице 4 приведены режимы работы микросхемы.

Таблица 4. Режимы работы микросхемы K1923KX02GI.

| MODE[3:0]                                            | Описание                                                                                                                               |
|------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------|
| 4'b0000                                              | Режим управляемого коммутатора (SWITCH). Доступ по интерфейсу SPI-slave к регистрам PCI-E, регистрам SGMII                             |
| 4'b0001                                              | Режим управляемого коммутатора (SWITCH). Конфигурация K1923KX02GI по интерфейсу SPI-master из внешней микросхемы Flash-памяти          |
| 4'b0010                                              | Режим управляемого коммутатора (SWITCH). Доступ по интерфейсу SPI-slave к регистрам PCI-E, регистрам SGMII, регистрам ядра коммутатора |
| 4'b0110                                              | Режим неуправляемого коммутатора (HUB)                                                                                                 |
| Остальные комбинации на выводах MODE зарезервированы | Не использовать                                                                                                                        |

### Скорость обмена данными в режиме SPI-master

Скорость обмена данными в режиме SPI-master (частота сигнала SCK) задается логическим состоянием на выводах FREQ[x] микросхемы. Для задания логических состояний на выводах FREQ[x] используется переключатель SA3 (расположен на нижней стороне Платы). В таблице 5 приведены значения частоты сигнала SCK в зависимости от состояния переключателя SA3.

Таблица 5. Частота сигнала SCK (в режиме SPI-master).

| Установленное значение на SA3 | Частота SCK, МГц         |
|-------------------------------|--------------------------|
| 0                             | $F_{оп} / 8 = 25$        |
| 1                             | $F_{оп} / 16 = 12,5$     |
| 2                             | $F_{оп} / 32 = 6,25$     |
| 3                             | $F_{оп} / 64 = 3,125$    |
| 4                             | $F_{оп} / 128 = 1,562$   |
| 5                             | $F_{оп} / 256 = 0,781$   |
| 6                             | $F_{оп} / 512 = 0,390$   |
| 7                             | $F_{оп} / 1024 = 0,195$  |
| 8                             | $F_{оп} / 2048 = 0,097$  |
| 9                             | $F_{оп} / 4096 = 0,048$  |
| 10                            | $F_{оп} / 8192 = 0,024$  |
| 11                            | $F_{оп} / 16384 = 0,012$ |
| 12                            | $F_{оп} / 32768 = 0,006$ |



|         |                          |
|---------|--------------------------|
| 13 – 15 | $F_{оп} / 65535 = 0,003$ |
|---------|--------------------------|

$F_{оп} = 200 \text{ МГц}$ .

### SPI master/slave

SPI интерфейс микросхемы K1923KX02GI может функционировать как в режиме ведущий, так и в режиме ведомый. Для выбора режима необходимо установить требуемую комбинацию на выводах MODE (переключатель SA2). Для режима работы ведущий (master) к микросхеме K1923KX02GI необходимо подключить внешнюю Flash-память (микросхема D13 на Плате). Для режима работы ведомый (slave) к микросхеме K1923KX02GI необходимо подключить микроконтроллер (микросхема D11 на Плате). Для возможности выбора, какую микросхему подключить к K1923KX02GI, предназначены переключатели SA5, SA6 (расположены на нижнем слое Платы). Переключатель SA5 коммутирует сигналы SPI-интерфейсов K1923KX02GI и микросхемы Flash-памяти. Переключатель SA6 коммутирует сигналы SPI-интерфейсов K1923KX02GI и микроконтроллера. В слое шелкографии на Плате обозначениями «CONNECTED» (подключено) и «NOT CONN» (не подключено) указаны положения переключателей для подключения/отключения необходимой микросхемы к K1923KX02GI. **Запрещено** одновременное подключение и микроконтроллера, и микросхемы Flash-памяти к K1923KX02GI.

### Выбор источника тактового сигнала

В качестве источника тактового сигнала для микросхемы K1923KX02GI может служить либо кварцевый генератор (G1), либо кварцевый резонатор (BQ5). Выбор источника тактового сигнала осуществляется с помощью переключателя SA4 (расположен на нижней стороне Платы). В слое шелкографии рядом с SA4 указано положение переключателя для выбора либо генератора, либо резонатора в качестве источника тактового сигнала.

### Микроконтроллер

На Плате установлен микроконтроллер 1986BE92 (MCU) компании АО «ПКК Миландр».

С помощью MCU возможно реализовать:

- ❖ доступ к внутренним регистрам микросхемы K1923KX02GI по SPI интерфейсу;
- ❖ отслеживание температуры K1923KX02GI с помощью микросхемы TMP421 (D10);
- ❖ сброс Ethernet трансиверов;



- ❖ обмен данными с K1923KX02GI по MDIO интерфейсу;
- ❖ обмен данными с ПК через интерфейс USB;
- ❖ тестирование K1923KX02GI по интерфейсу JTAG;
- ❖ изменение режима работы K1923KX02GI.

Для получения стабильной тактовой частоты к MCU подключен кварцевый резонатор 8 МГц. С помощью кнопки SB1 можно сбросить микроконтроллер 1986BE92.

## MCU JTAG

Для программирования и отладки микроконтроллера на Плате предусмотрен JTAG-интерфейс. X11 является разъемом подключения стандартного JTAG-адаптера для работы с MCU. В таблице 6 приведено назначение выводов разъема X11. На Плате используются выводы интерфейса JTAG\_A микроконтроллера поэтому, для работы с ними необходимо установить режим 3'b001 на выводах MODE[2:0] MCU (перемычки XP8 – XP10). Подробнее о режимах работы MCU смотрите в спецификации на данную микросхему.

Таблица 6. Назначение выводов разъема X11.

| Номер вывода                    | Описание                   |
|---------------------------------|----------------------------|
| 1, 2                            | +3.3V                      |
| 3                               | nTRST (pull-up, 10 кОм)    |
| 4, 6, 8, 10, 12, 14, 16, 18, 20 | GND                        |
| 5                               | TDI (pull-up, 10 кОм)      |
| 7                               | TMS (pull-up, 10 кОм)      |
| 9                               | TCK (pull-up, 10 кОм)      |
| 11                              | pull-down, 10 кОм          |
| 13                              | TDO (pull-up, 10 кОм)      |
| 15                              | nRESET (pull-up, 47.5 кОм) |
| 17                              | pull-down, 10 кОм          |
| 19                              | pull-down, 10 кОм          |

## MCU SPI

С помощью переключателя SA6 SPI интерфейс микроконтроллера можно подключить к K1923KX02GI (подробнее смотрите раздел [SPI master/slave](#)). Описание выводов контроллера, которые задействованы для организации SPI интерфейса, указано в таблице 7.

Таблица 7. Выводы SPI микроконтроллера.



| Назначение вывода MCU | Название вывода MCU | Номер вывода MCU | Номер вывода K1923KX02GI | Название вывода K1923KX02GI |
|-----------------------|---------------------|------------------|--------------------------|-----------------------------|
| SSP1_TXD              | PortF[0]            | 2                | F22                      | SI                          |
| SSP1_CLK              | PortF[1]            | 3                | E21                      | SCK                         |
| SSP1_FSS              | PortF[2]            | 4                | G21                      | nCE                         |
| SSP1_RXD              | PortF[3]            | 5                | E24                      | SO                          |

## Термодатчик

Для отслеживания температуры K1923KX02GI на Плате предусмотрена микросхема термодатчика TMP421 (D10). Данная микросхема подключена по шине I<sup>2</sup>C к выводам PortC[0] (SCL) и PortC[1] (SDA) MCU. На шине I<sup>2</sup>C адрес данной микросхемы 0x4F. Для получения данных с D10 необходимо соблюдать протокол, описанный в спецификации на микросхему.

## USB

Для организации обмена данными между ПК и MCU предусмотрен интерфейс USB (разъем X9). Для организации USB интерфейса на Плате установлена микросхема FT230XS (D12). Для взаимодействия микроконтроллера и D12 используется UART. D12 подключена к PortD[0] (UART2\_RX) и PortD[1] (UART2\_TX) микроконтроллера. Для работы Платы с ПК через USB интерфейс необходим драйвер, который можно скачать с сайта (<http://www.ftdichip.com/Drivers/D2XX.htm>). Также программа микроконтроллера должна поддерживать обмен данными с ПК.

Протокол взаимодействия платы и ПК можно уточнить в документе «K1923KX02GI\_QuickStart\_v\_X.Y.docx» (X.Y – версия документа).

## JTAG

Для целей тестирования в микросхеме K1923KX02GI имеется JTAG интерфейс. Данный интерфейс подключен к GPIO портам MCU. Для перевода K1923KX02GI в тестовый режим необходимо установить джампер на XP11 (смотрите раздел [Сервисные переключатели и кнопки](#)). В таблице 8 указаны выводы MCU, подключенные к JTAG интерфейсу K1923KX02GI. Формировать временную диаграмму сигналов JTAG на выводах MCU PortE[3:0] необходимо программно.

Таблица 8. Подключение JTAG интерфейса K1923KX02GI.

| Номер вывода K1923KX02GI | Название вывода K1923KX02GI | Номер вывода MCU | Название вывода MCU |
|--------------------------|-----------------------------|------------------|---------------------|
|--------------------------|-----------------------------|------------------|---------------------|



|     |     |    |          |
|-----|-----|----|----------|
| W3  | TDI | 26 | PortE[0] |
| W4  | TDO | 25 | PortE[1] |
| Y2  | TCK | 22 | PortE[2] |
| AC4 | TMS | 21 | PortE[3] |

## Сброс Ethernet трансиверов

На плате предусмотрена возможность аппаратного сброса Ethernet трансиверов. Для этих целей на Плате установлены микросхемы сдвиговых регистров D14 и D15 (SN74HC595D). Выводы микроконтроллера для управления сдвиговыми регистрами приведены в таблице 9. В таблице 10 приведено подключение выводов микросхем D14 и D15 к разъемам для модулей с Ethernet трансиверами.

Таблица 9. Выводы микроконтроллера для управления D14 и D15.

| Номер вывода регистра | Назначение вывода регистра | Вывод микроконтроллера | Номер вывода микроконтроллера |
|-----------------------|----------------------------|------------------------|-------------------------------|
| 10                    | SRCLRn                     | PortB[7]               | 52                            |
| 11                    | SRCLK input                | PortB[8]               | 53                            |
| 12                    | RCLK input                 | PortB[10]              | 55                            |
| 13                    | OEn                        | PortB[6]               | 51                            |
| 14                    | SER input                  | PortB[9]               | 54                            |

Таблица 10. Подключение D14 и D15 к разъемам X1 – X8.

| Сброс Ethernet трансивера* | Номер вывода D14 | Номер вывода D15 | Разъем подключения, номер контакта |
|----------------------------|------------------|------------------|------------------------------------|
| 1                          | 15               | -                | X1, 1                              |
| 2                          | 1                | -                | X8, 61                             |
| 3                          | 2                | -                | X1, 61                             |
| 4                          | 3                | -                | X8, 1                              |
| 5                          | 4                | -                | X2, 1                              |
| 6                          | 5                | -                | X3, 61                             |
| 7                          | 6                | -                | X2, 61                             |
| 8                          | 7                | -                | X3, 1                              |
| 9                          | -                | 15               | X4, 1                              |
| 10                         | -                | 7                | X5, 61                             |
| 11                         | -                | 6                | X4, 61                             |
| 12                         | -                | 5                | X5, 1                              |
| 13                         | -                | 4                | X6, 1                              |
| 14                         | -                | 3                | X7, 61                             |
| 15                         | -                | 2                | X6, 61                             |



|    |   |   |       |
|----|---|---|-------|
| 16 | - | 1 | X7, 1 |
|----|---|---|-------|

\* - указан номер порта RJ-45, соответствующий Ethernet трансиверу (аналогично столбцу «Порт RJ-45» таблицы 1)

## I<sup>2</sup>C switch

На Плате установлена микросхема I<sup>2</sup>C switch (D16) для чтения данных Flash-памяти в случае, если к разъемам X1 или X8 подключены SFP модули. На шине I<sup>2</sup>C адрес D16 – 0xE0. В таблице 11 приведено подключение D16 к микроконтроллеру. В таблице 12 приведено подключение выводов D16 к разъемам X1 и X8. Подробнее о протоколе взаимодействия микросхемы D16 и микроконтроллера читайте в спецификации на D16 (микросхема TCA9546A от Texas Instruments).

Таблица 11. Подключение D16 к D11.

| Номер вывода D16 | Назначение вывода D16 | Номер вывода микроконтроллера |
|------------------|-----------------------|-------------------------------|
| 3                | Сброс*                | PortC[2] 40                   |
| 14               | SCL (синхросигнал)    | PortC[0] 42                   |
| 15               | SDA (данные)          | PortC[1] 41                   |

\* - активный уровень – низкий.

Таблица 12. Подключение выводов D16 к X1 и X8.

| Номер вывода D16, назначение | Номер контакта, номер разъема подключения |
|------------------------------|-------------------------------------------|
| 4 SD0                        | 31, X1                                    |
| 5 SC0                        | 29, X1                                    |
| 6 SD1                        | 91, X8                                    |
| 7 SC1                        | 89, X8                                    |
| 9 SD2                        | 91, X1                                    |
| 10 SC2                       | 89, X1                                    |
| 11 SD3                       | 31, X8                                    |
| 12 SC3                       | 29, X8                                    |

## Flash-память

На Плате предусмотрена микросхема Flash-памяти 1636PP3У компании АО «ПКК Миландр» (D13). В микросхеме Flash-памяти могут содержаться начальные конфигурационные данные для K1923KX02GI (режим работы SPI-master). После включения питания K1923KX02GI по SPI загружает конфигурацию из Flash и переходит в рабочее состояние. Подробнее о



подключении микросхемы Flash-памяти к K1923KX02GI смотрите в разделе [SPI master/slave](#).

Для программирования микросхемы Flash-памяти используется специализированный программатор (внутрисхемный USB-программатор для микросхем Flash-памяти серии 1636PP), выпускаемый компанией АО «ПКК Миландр».

Для проведения программирования необходимо выключить Плату, замкнуть джампером на XP4 первый и второй контакты (первый контакт на Плате отмечен символом «Δ»), подключить программатор, далее следовать инструкциям из документации на программатор. Во время программирования микросхема Flash-памяти питается от программатора, так что не требуется включать питание Платы.

После проведения программирования отключить программатор и с помощью джампера замкнуть на XP4 второй и третий контакты (в этом случае микросхема Flash-памяти питается от Платы).

Переключатель XP3 служит для сброса микросхемы Flash-памяти (джампер установлен – D13 в состоянии сброса).

Переключатель XP1 служит для выбора рабочего интерфейса Flash-памяти (переключатель должен быть разомкнут).

### Схема питания

Для работы Платы требуется источник питания +12В, 2А. Источник питания подключается к разъему XP3. Назначение выводов разъема приведено в Таблице 9.

На Плате формируется 2 напряжения питания +1.1В и +3.3В. Для визуального контроля наличия напряжений питания на Плате установлены следующие светодиоды:

- ❖ VD1 – +12В;
- ❖ VD2 – +1.1В;
- ❖ VD4 – +3.3В;

Если напряжение питания присутствует на плате, то соответствующий светодиод горит.

Плата не запитана от выводов разъема PCI-Express, поэтому всегда следует подключать источник питания к разъему X12.

Таблица 9. Назначение выводов разъема X12.

| Номер вывода | Назначение |
|--------------|------------|
| 1, 2, 3*     | +12В       |
| 4, 5, 6**    | GND        |



- \* – контакты 1, 2, 3 – ряд, расположенный ближе к печатной плате.  
\*\* – контакты 4, 5, 6 – ряд, расположенный дальше от печатной платы.

## Включение Платы

Плата может работать как в составе ПК, так и отдельно от него.

До включения питания Платы необходимо проверить или настроить:

- ❖ требуемый режим работы K1923KX02GI на переключателе SA2;
- ❖ убедиться, что перемычка XP11 разомкнута;
- ❖ убедиться, что переключатели SA5, SA6 в требуемом положении (в большинстве случаев MCU подключен к K1923KX02GI с помощью SA6, микросхема Flash-памяти отключена от K1923KX02GI с помощью SA5);
- ❖ убедиться, что установлен требуемый источник тактового сигнала на SA4;
- ❖ убедиться, что установлен требуемый режим работы MCU (в большинстве случаев XP8 – XP10 (MODE[2:0]) в состоянии 3'b001).

Далее в случае подключения Платы к ПК необходимо выполнить следующие действия:

- ❖ выключить ПК;
- ❖ подключить Плату к разъему PCI-Express ПК;
- ❖ подключить питание к разъему X12 Платы;
- ❖ перевести переключатель SA1 в состояние «ON» (или «I» на клавише переключателя);
- ❖ включить питание ПК.

После включения питания должны загореться светодиоды VD1, VD2, VD4, отражающие наличие напряжений питания Платы, также должны загореться светодиоды VD8, VD9, отражающие статус внутреннего состояния автомата PCI-Express микросхемы K1923KX02GI.

После загрузки ОС Linux необходимо открыть терминал, ввести команду `lspci`, убедиться, что Плата обнаружена системой. В конфигурационном пространстве PCI-Express в поле Vendor ID Плата имеет значение по умолчанию 0x16C3.

Далее следует приступать к работе с Платой.

Если Плата включается без ПК, то необходимо подключить источник питания к разъему X12, перевести переключатель SA1 в состояние «ON» (или «I» на клавише переключателя).



После включения питания должны загореться светодиоды VD1, VD2, VD4, отражающие наличие напряжений питания Платы.

Далее следует приступить к работе с Платой.



Лист изменений.

| № | Номер версии      | Изменения                 |
|---|-------------------|---------------------------|
| 1 | 1.3 от 21.07.2025 | Исходная версия документа |