

Ошибки в микросхемах
K1986BE91T (маркировка 12104),
K1986BE92У (маркировка 12115),
K1986BE92У1 (маркировка 12115А),
K1986BE93У (маркировка 12125),
K1986BE94Т (маркировка 12094)

Настоящий документ содержит описание всех ошибок, выявленных в микросхемах на момент создания данной версии документа.

Статус документа

Настоящий документ является НЕКОНФИДЕНЦИАЛЬНЫМ.

Адрес в сети Интернет

<http://www.milandr.ru>

Обратная связь по продукту

Если у Вас есть какие-либо комментарии или предложения по данному продукту, свяжитесь с Вашим поставщиком, указав:

- название продукта;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Обратная связь по документу

Если у Вас есть какие-либо комментарии или предложения по данному документу, пожалуйста, пришлите их на электронную почту support@milandr.ru, указав:

- название документа;
- номер и/или дата документа;
- номер страницы;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Оглавление

Обзор	4
Категории ошибок	4
Сводная таблица ошибок	5
Ошибки категории 2	7
0033 Включение резисторов подтяжки к питанию U _{CC} выводов интерфейса USB при отсутствии внутреннего питания DU _{CC}	7
Ошибки категории 3	8
0004 Невозможность выключить генератор HSI при нулевом ALRF	8
0005 Ошибочное чтение регистров счетчиков RTC	9
0007 Немаскируемый запрос передачи DMA от контроллера АЦП	10
0016 Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2	11
0024 Ошибка формирования фазы HOLD внешней системной шины после получения сигнала готовности	11
0025 Чтение регистра MDR_BKP->RTC_PRL после сброса	12
0027 Ошибка формирования деления частоты CPU_C3, USB_C3, ADC_C3, HSI_C1 и HSE_C1	12
0030 Некорректное подключение сигналов BLK и ETR на выводы порта A	13
0034 Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN	14
0035 Не отправляется сообщение об ошибке при выполнении команд UART-загрузчика ..	14
0036 Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП	15
0037 Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя	16
0038 Пропуск секундного импульса при использовании калибровки RTC_CLK	17
0039 Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2	18
0040 Генератор LSE не запускается на первой гармонике	19
0041 Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции	20
Лист регистрации изменений	21

Обзор

Настоящий документ содержит описание ошибок в продукте с указанием категории критичности. Каждое описание содержит:

- уникальный идентификатор ошибки;
- текущий статус ошибки;
- где существует отклонение от спецификации и условия, при которых возникает ошибка;
- последствия возникновения ошибки в типичных применениях;
- ограничения, рекомендации и способы обхода ошибки, где это возможно.

Категории ошибок

Ошибки разделены на три категории критичности:

Категория 1.

Ошибочное поведение, которое невозможно обойти. Ошибки данной категории серьезно ограничивают использование продукта во всех или в большинстве приложений, что делает устройство непригодным для использования.

Категория 2.

Ошибочное поведение, которое противоречит требуемому поведению. Ошибки данной категории могут ограничивать или серьезно ухудшать целевое использование указанных функций, но не делают продукт непригодным для использования во всех или в большинстве приложений.

Категория 3.

Ошибочное поведение, которое не было изначально определено, но не вызывает проблем в приложениях при соблюдении рекомендаций.

Сводная таблица ошибок

В таблице указано, в каких версиях микросхем присутствует ошибка. Наличие ошибки отмечено символом X.

Версия микросхем определяется датой изготовления, указанной на крышке корпуса микросхемы в формате ГГНН, где ГГ – год изготовления, НН – неделя изготовления.

ID	Описание	Микросхемы, изготавливаемые с даты		
		2323		
Категория 2				
0033	Включение резисторов подтяжки к питанию U _{CC} выводов интерфейса USB при отсутствии внутреннего питания DU _{CC}	X		
Категория 3				
0004	Невозможность выключить генератор HSI при нулевом ALRF	X		
0005	Ошибочное чтение регистров счетчиков RTC	X		
0007	Немаскируемый запрос передачи DMA от контроллера АЦП	X		
0016	Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2	X		
0024	Ошибка формирования фазы HOLD внешней системной шины после получения сигнала готовности	X		
0025	Чтение регистра MDR_BKP->RTC_PRL после сброса	X		
0027	Ошибка формирования деления частоты	X		
0030	Некорректное подключение сигналов BLK и ETR на выводы порта A	X		
0034	Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN	X		
0035	Не отправляется сообщение об ошибке при выполнении команд UART-загрузчика	X		
0036	Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП	X		

ID	Описание	Микросхемы, изготавливаемые с даты		
		2323		
0037	Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя	X		
0038	Пропуск секундного импульса при использовании калибровки RTC_CLK	X		
0039	Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2	X		
0040	Генератор LSE не запускается на первой гармонике	X		
0041	Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции	X		

Ошибки категории 2

0033 Включение резисторов подтяжки к питанию U_{CC} выводов интерфейса USB при отсутствии внутреннего питания DU_{CC}

Статус

Исследование.

Описание

При отсутствии внутреннего питания DU_{CC} для выводов DP и DN интерфейса USB включаются внутренние резисторы подтяжки к питанию U_{CC} номиналом 1,5 кОм. Наблюдается при подаче питания U_{CC} до формирования DU_{CC} и при нахождении в режиме STANDBY.

Условия

Всегда при наличии U_{CC} и отсутствии DU_{CC} .

Последствия

При подключенных внешних USB-устройствах состояние будет восприниматься как некорректное (Single Ended 1). Дополнительный ток по питанию U_{CC} через резисторы подтяжки выводов DN и DP в зависимости от подтяжек на линиях USB от внешних устройств.

Рекомендации и способы обхода

Учитывать при разработке аппаратуры и подключении внешних устройств к интерфейсу USB.

Ошибки категории 3

0004 Невозможность выключить генератор HSI при нулевом ALRF

Статус

Исследование.

Описание

Бит разрешения работы HSION в регистре BKP_REG_0F батарейного домена может быть сброшен в «0», только при взведенном в «1» флаге ALRF часов реального времени. При сбросе флага ALRF в «0» бит разрешения работы HSION устанавливается в «1», что приводит к включению генератора HSI.

Условия

Всегда.

Последствия

Невозможность отключить генератор, повышенное потребление.

Рекомендации и способы обхода

Для отключения генератора HSI необходимо убедиться, что микросхема тактируется другим источником синхросигнала, взвести бит ALRF и после этого сбросить бит HSION.

0005 Ошибочное чтение регистров счетчиков RTC

Статус

Исследование.

Описание

Счетчики в часах реального времени RTC батарейного домена могут работать на частотах тактирования отличных от частоты процессорного ядра. Таким образом, чтение регистров RTC_CNT и RTC_DIV со стороны процессора может совпасть с моментом переключения счетчиков, в результате процессором может быть зафиксировано сбойное значение данных счетчиков.

Условия

Всегда.

Последствия

Сбойное определение значения счетчиков.

Рекомендации и способы обхода

Считывать счетчик дважды, и, если считанные значения отличны, считать третий раз. Таким образом, при первом чтении определяется, что произошло переключение счетчика, и третье чтение гарантированно произойдет в момент времени после переключения. При этом частота обращения к регистрам должна быть гарантированно больше частоты переключения счетчиков.

0007 Немаскируемый запрос передачи DMA от контроллера АЦП**Статус**

Исследование.

Описание

В качестве запроса передачи по DMA контроллером АЦП используется сигнал окончания преобразования EOSIF. Вне зависимости от настроек контроллера DMA и контроллера АЦП этот запрос приходит на контроллер DMA. Если контроллер DMA настроен на обработку этого запроса, то он обработает этот запрос, если же не настроен, то обработки не будет, но контроллер DMA взведет сигнал dma_done (прерывание от DMA) и тем самым запросит обработку прерывания от DMA.

Условия

Всегда.

Последствия

При работе контроллера АЦП и DMA возникают запросы прерываний от контроллера DMA указывающие, что был запрос передачи по каналу АЦП, но он не был обработан.

Рекомендации и способы обхода

При необходимости использования контроллера АЦП и DMA построить алгоритм обработки АЦП через прерывания DMA, либо через передачи DMA.

Запретить обработку запросов req и sreq от всех каналов (записать «1» во все разряды регистра CHNL_REQ_MASK_SET), разрешить работу всех каналов (записать «1» во все разряды регистра CHNL_ENABLE_SET). Далее разрешить обработку запросов только от нужных каналов (записать «1» в разрядах, соответствующих каналам, которые требуется обрабатывать, регистра CHNL_REQ_MASK_CLR.

0016 Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2

Статус

Исследование.

Описание

Исследование.

Условия

Всегда.

Последствия

Некорректное вычисление частоты выборки АЦП внешних сигналов. Джиттер момента выборки аналогового сигнала.

Рекомендации и способы обхода

0024 Ошибка формирования фазы HOLD внешней системной шины после получения сигнала готовности

Статус

Исследование.

Описание

При работе в режиме с ожиданием сигнала готовности (бит `USE_READY == 1`) после получения бита готовности согласно спецификации контроллер внешней шины переходит в фазу HOLD. При этом фаза HOLD не задается битами `WS_HOLD[2:0]`, а всегда не менее двух и не более шести тактов $F_{сри}$ от фронта сигнала готовности.

Условия

Всегда.

Последствия

Не выявлено.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0025 Чтение регистра MDR_BKP->RTC_PRL после сброса**Статус**

Исследование.

Описание

После сброса в регистре MDR_BKP → RTC_PRL всегда считываются нули, независимо от ранее записанного в него значения. Реально регистр сбрасывается только при исчезновении питания батарейного домена BU_{CC}.

Условия

Всегда.

Последствия

Не выявлено.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0027 Ошибка формирования деления частоты CPU_C3, USB_C3, ADC_C3, HSI_C1 и HSE_C1**Статус**

Исследование.

Описание

Изменение дополнительного коэффициента деления при формировании частоты CPU_C3 (поле CPU_C3_SEL), частоты USB_C3 (поле USB_C3_SEL), частоты ADC_C3 (поле ADC_C3_SEL), частоты HSI_C1 (поле HSI_C1_SEL) и частоты HSE_C1 (поле HSE_C1_SEL) возможно осуществлять только в большую сторону. Уменьшение коэффициента деления приводит к прекращению формирования тактового сигнала. Сброс настройки возможен только через сигнал сброса всей микросхемы.

Условия

Уменьшение коэффициента деления.

Последствия

Делитель не формирует выходной тактовый сигнал.

Рекомендации и способы обхода

Учитывать при разработке ПО.

Возможно уменьшение коэффициента деления путём его последовательного изменения с шагом 1 и с временным интервалом не менее T (где T – это длительность 2-х периодов выходной частоты делителя до изменения коэффициента деления).

0030 Некорректное подключение сигналов BLK и ETR на выводы порта A

Статус

Исследование.

Описание

Согласно документации выводы PA14 и PA15 при выборе переопределенной функции должны выполнять функцию входов ETR и BLK таймера 1. Реально эти функции выбираются при выборе альтернативной функции для данных выводов (сигналы nUART1DSR и nUARTCTS).

Условия

Всегда.

Последствия

При выборе альтернативной функции для выводов PA14 и PA15 с целью использования сигналов управления модемом блока UART одновременно эти выводы подключатся в качестве сигналов BLK и ETR к таймеру 1. При этом, если эти сигналы назначены на какие-либо другие выводы, то будет осуществлено сложение значений этих выводов по логическому «ИЛИ».

Рекомендации и способы обхода

Учитывать при разработке ПО при использовании сигналов управления модемом блока UART1 и сигналов BLK и ETR таймера 1.

0034 Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN**Статус**

Будет исправлено в следующей версии продукта.

Описание

В случае, если контроллер CAN постоянно обнаруживает ошибки при приеме данных, то счетчик ошибок приема RX_ERR_CNT будет инкрементироваться до верхнего предела (0x1FF), после чего он должен остановиться. Однако, этого не происходит – счетчик после приема очередного кадра с ошибкой переполняется и сбрасывается в 0x000. Из-за этого контроллер CAN, ранее находившийся в пассивном к ошибкам состоянии ERROR PASSIVE (RX_ERR_CNT > 127), ошибочно переходит в активное к ошибкам состояние ERROR ACTIVE и при обнаружении ошибок начинает посылать кадры активной ошибки. Данное поведение не соответствует стандарту, потому что для перехода в активное к ошибкам состояние ERROR ACTIVE контроллеру CAN необходимо успешно принять кадр.

Условия

При постоянном приеме кадров с ошибкой.

Последствия

Ошибочный переход контроллера CAN в активное к ошибкам состояние.

Рекомендации и способы обхода

Учитывать при разработке аппаратуры.

0035 Не отправляется сообщение об ошибке при выполнении команд UART-загрузчика**Статус**

Будет исправлено в следующей версии продукта.

Описание

В режимах UART0+JA и UART0+JB при возникновении ошибки UART-загрузчик должен отправить сообщение об ошибке, состоящее из двух символов: 0x45 ('E') и символа типа ошибки. В результате ошибки в загрузочной программе символ типа ошибки не передается.

Условия

Аналогично описанию.

Последствия

Нельзя установить причину ошибки в режиме UART-загрузчика.

Рекомендации и способы обхода

Нет.

0036 Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП

Статус

Исследование.

Описание

В режиме последовательного преобразования нескольких каналов в результате отключения АЦП (бит Gfg_REG_ADON) при последующем включении АЦП однократно пропускается канал, на котором остановилось преобразование при отключении. Происходит преобразование следующего канала, участвующего в последовательном преобразовании.

Условия

Включение АЦП после отключения АЦП при последовательном преобразовании нескольких каналов.

Последствия

Пропуск преобразования канала АЦП, на котором остановилось преобразование при отключении.

Рекомендации и способы обхода

После отключения АЦП при использовании последовательного преобразования нескольких каналов:

- 1 Отключить переключение каналов (бит Cfg_REG_CHCH).
- 2 Включить переключение каналов только для канала, на котором остановилось преобразование при отключении, и участвующих в преобразовании каналов с большими номерами (регистр ADC1_CHSEL).

После включения АЦП:

- 1 Включить переключение для всех требуемых каналов.

0037 Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя

Статус

Исследование.

Описание

В процессе работы IWDG остановка частоты PCLK блока IWDG после вызова запроса перезагрузки значения таймера через регистр IWDG_KEY (записью значения 0хАААА) и перед фактическим обновлением значения таймера или после вызова запроса обновления предделителя (запись в регистр IWDG_PR) и перед фактическим обновлением значение предделителя блокирует сигнал запроса на обновление значения таймера в активном состоянии. В результате чего до повторного появления частоты PCLK или любого сброса сторожевой таймер IWDG не осуществляет счет и не формирует сброс. Так как в случае запроса перезагрузки IWDG непрерывно перезагружается значением перезагрузки, а в случае запроса обновления предделителя – непрерывно осуществляет обновление предделителя. После появления частоты PCLK и фактического обновления соответствующих значений или после любого сброса IWDG восстанавливает процесс счета.

Условия

Остановка частоты PCLK блока IWDG:

- 1 После вызова запроса перезагрузки значения таймера через регистр IWDG_KEY (записью значения 0хАААА) и перед фактическим обновлением значения таймера в процессе работы IWDG.
- 2 После вызова запроса обновления предделителя таймера через регистр IWDG_PR и перед фактическим обновлением предделителя в процессе работы IWDG.

Последствия

Отсутствие счета таймера IWDG и формирования им сброса до появления частоты PCLK или любого сброса.

Рекомендации и способы обхода

Реализовать в разрабатываемой системе один или несколько из предложенных способов:

- 1 Перед вызовом запроса перезагрузки значения таймера и на время сброса флага RVU, а также перед вызовом запроса обновления предделителя и на время сброса флага PVU, переводить тактирование PCLK (соответствует частоте HCLK) на частоту, которая гарантируется в разрабатываемой системе – например, LSI (поскольку наличие частоты LSI обязательно для работы IWDG, в случае её отсутствия IWDG не сбросит систему при любых обстоятельствах).
- 2 Использовать внешний сторожевой таймер.

0038 Пропуск секундного импульса при использовании калибровки RTC_CLK**Статус**

Исследование.

Описание

В блоке RTC для формирования частоты SEC_CLK из частоты RTC_CLK используется делитель, выполненный на счетчике RTC_DIV с основанием счета RTC_PRL. Для калибровки (замедления) RTC_CLK используется счетчик RTC_20, который на время $RTC_20 < RTC_CAL$ останавливает счет RTC_DIV.

Во время работы RTC с калибровкой частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$ в регистре REG_0F) при определенных значениях RTC_CAL и RTC_PRL периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$, которое приводит к ошибочному сбросу счетчика RTC_DIV и пропуску импульса SEC_CLK.

При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, при этом флаги SECF, ALRF и OWF в регистре RTC_CS продолжают формироваться без пропусков.

Условия

Установлена калибровка частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$) и заданы определенные значения RTC_CAL и RTC_PRL, при которых периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$.

Последствия

Счетчик RTC_DIV ошибочно сбрасывается, импульс SEC_CLK не формируется. При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, при этом флаги SECF, ALRF и OWF в регистре RTC_CS продолжают формироваться без пропусков.

Рекомендации и способы обхода

Для калибровки частоты RTC_CLK использовать только ограниченный набор значений RTC_CAL, полученный с помощью скрипта¹ для заданного значения RTC_PRL. Перед настройкой блок RTC должен быть выключен и сброшен, при настройке регистр RTC_DIV не должен изменяться. После настройки и включения RTC значения RTC_CAL[7:0], RTC_DIV и RTC_PRL не должны перезаписываться. В этом случае ошибка проявляться не будет.

Пример инициализации RTC:

- включить источник тактирования RTC и выбрать его в RTC_SEL[1:0] регистра REG_0F;
- выключить RTC путем сброса бита RTC_EN в регистре REG_0F;
- выдержать паузу не менее 1 периода RTC_CLK для ожидания сброса бита RTC_EN;
- выполнить сброс RTC путем последовательной установки и сброса бита RTC_RESET в регистре REG_0F;
- записать требуемое значение в регистр RTC_PRL;
- дождаться окончания записи с помощью бита WEC в регистре RTC_CS;
- записать допустимое значение в поле RTC_CAL[7:0] регистра REG_0F;
- выполнить другие настройки RTC;
- включить RTC путем установки бита RTC_EN в регистре REG_0F.

¹ https://support.milandr.ru/upload/iblock/285/9bliqywbkpfcoptft5dctv327ycqh9s/bkp_rtc_cal.py

0039 Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2**Статус**

Исследование.

Описание

Контроллер интерфейса I2C при задании делителя частоты DIV равного 1 или 2 не отслеживает растяжение тактовой частоты SCL (clock stretching) ведомым устройством при формировании сигнала START. В связи с этим отправка сигнала START (установка битов START и RD/WR в регистре CMD) при удерживании ведомым устройством линии SCL в состоянии низкого уровня будет выполнена без ожидания поднятия SCL в состояние высокого уровня, что приведет к некорректному формированию сигнала START на шине I2C (данная ситуация может наблюдаться при передаче повторного сигнала START).

Условия

Внутренний делитель частоты DIV равен 1 или 2, ведомое устройство удерживает линию SCL в состоянии низкого уровня, контроллер интерфейса I2C отправляет сигнал START (установка битов START и RD/WR в регистре CMD).

Последствия

Отправка сигнала START выполняется без ожидания поднятия SCL в состояние высокого уровня, что приводит к некорректному формированию сигнала START на шине I2C.

Рекомендации и способы обхода

Если ведомое устройство применяет растяжение тактовой частоты SCL (clock stretching), то перед формированием сигнала START необходимо выдержать время, за которое ведомое устройство гарантированно опустит линию SCL, либо использовать делитель частоты DIV равный 3 и более.

0040 Генератор LSE не запускается на первой гармонике

Статус

Исследование.

Описание

При использовании некоторых моделей кварцевых резонаторов 32,768 кГц генератор LSE в режиме осциллятора генерирует частоту на седьмой гармонике ~230 кГц, если по плечам кварцевого резонатора установлены емкости номиналом менее 51 пФ.

Условия

Использование некоторых моделей кварцевых резонаторов (например, Geyer KX-327NHT, part no. 12.87153)

Последствия

Уход вперед показаний часов реального времени (RTC). Отсутствие генерации частоты LSE на первой гармонике при использовании нагрузочных емкостей номиналом, значение которого рассчитано в соответствии со спецификацией на кварцевый резонатор.

Рекомендации и способы обхода

Для обеспечения стабильной работы генератора LSE в режиме осциллятора в обозначенных выше условиях во всем рабочем диапазоне температур рекомендуется использовать нагрузочные емкости номиналом 51 пФ на выводах OSC_IN32 и OSC_OUT32.

0041 Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции

Статус

Исследование.

Описание

В контроллере DMA для всех каналов, обрабатывающих запросы периферийных блоков, соответствующий сигнал `dma_waitonreq` установлен в 1 – после завершения передачи данных контроллер DMA ожидает снятия запроса от периферийного блока.

Контроллер АЦП формирует запрос к DMA по флагу `Flg_REG_EOCIF` регистра `ADCx_STATUS`. Флаг устанавливается при завершении преобразования (новый результат записан в регистр `ADCx_RESULT`) и сбрасывается при чтении регистра `ADCx_RESULT`.

При последовательных преобразованиях АЦП возможна следующая последовательность событий:

1. По завершении преобразования N формируется запрос к DMA.
2. Контроллер DMA начинает обработку транзакции (`dma_active = 1`) и выполняет чтение регистра `ADCx_RESULT`, запрос к DMA снимается.
3. До завершения обработки транзакции (`dma_active = 1`) завершается преобразование N+1, запрос к DMA устанавливается повторно.
4. Контроллер DMA воспринимает повторно установленный запрос как продолжение предыдущего – новая передача не инициируется, контроллер ожидает снятия запроса.

Условия

Контроллер АЦП выполняет последовательные преобразования, канал DMA выполняет чтение результатов преобразования из регистра `ADCx_RESULT` по запросу от АЦП. При этом новое преобразование завершается после чтения регистра `ADCx_RESULT` контроллером DMA, но до завершения обработки текущей транзакции. Например, такая ситуация может произойти:

- при одновременной работе нескольких каналов DMA и низком приоритете канала, который обрабатывает запросы от АЦП;
- при длительной переинициализации структуры управляющих данных канала DMA.

Последствия

Повторно установленный запрос от АЦП воспринимается контроллером DMA как продолжение предыдущего – новая передача данных не выполняется, канал переходит в ожидание снятия запроса. Поскольку чтение регистра `ADCx_RESULT` не выполняется, то запрос остаётся установленным, передача данных контроллером DMA останавливается.

Рекомендации и способы обхода

Передача DMA должна выполняться с минимальной задержкой относительно момента формирования запроса от АЦП. Для этого рекомендуется:

- при одновременной работе нескольких каналов DMA:
 - установить для канала, который обрабатывает запросы от АЦП, высокий уровень приоритета в регистре `CHNL_PRIORITY_SET`;
 - уменьшить для используемых каналов период арбитража в поле `R_power` настроек канала `channel_cfg`;
- минимизировать время переинициализации структуры управляющих данных канала DMA, при этом, если переинициализация выполняется в обработчике прерывания DMA – назначить данному прерыванию высокий приоритет.

Лист регистрации изменений

[illegible]