

Ошибки в микросхемах K1986BE92QI

Настоящий документ содержит описание всех ошибок, выявленных в микросхемах на момент создания данной версии документа.

Статус документа

Настоящий документ является НЕКОНФИДЕНЦИАЛЬНЫМ.

Адрес в сети Интернет

<http://www.milandr.ru>

Обратная связь по продукту

Если у Вас есть какие-либо комментарии или предложения по данному продукту, свяжитесь с Вашим поставщиком, указав:

- название продукта;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Обратная связь по документу

Если у Вас есть какие-либо комментарии или предложения по данному документу, пожалуйста, пришлите их на электронную почту support@milandr.ru, указав:

- название документа;
- номер и/или дата документа;
- номер страницы;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Оглавление

Обзор	5
Категории ошибок.....	5
Сводная таблица ошибок.....	6
Ошибки категории 2	8
0031 Сбой выходной тактовой частоты PLL при резком изменении питания в пределах допустимого.....	8
0032 Формирование высокого потенциала на выводах портов при смене направления передачи данных	10
0033 Включение резисторов подтяжки к питанию U _{CC} выводов интерфейса USB при отсутствии внутреннего питания DU _{CC}	12
Ошибки категории 3	13
0004 Невозможность выключить генератор HSI при нулевом ALRF	13
0005 Ошибочное чтение регистров счетчиков RTC	14
0006 Невозможность программного сброса процессора через регистр AIRCR....	15
0007 Немаскируемый запрос передачи DMA от контроллера АЦП	16
0016 Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2.....	17
0017 Остановка CAN при подстройке момента семплирования.....	17
0018 Фильтрация стандартных пакетов CAN после приема расширенного пакета.....	18
0021 Ошибка арбитража в контроллере CAN	19
0022 Ошибка дешифрации обращений в диапазон 0x5000_0000...0x5FFF_FFFF	20
0025 Чтение регистра MDR_BKP->RTC_PRL после сброса.....	22
0026 Ошибка формирования сигнала EXT_INT4 с порта PB9.....	22
0027 Ошибка формирования деления частоты CPU_C3, USB_C3, ADC_C3, HSI_C1 и HSE_C1.....	23
0029 Искажение поля ID принимаемого пакета при арбитраже в контроллере CAN.....	24
0034 Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN.....	25
0035 Не отправляется сообщение об ошибке при выполнении команд UART-загрузчика	26
0036 Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП.....	27
0037 Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2	28
0038 Пропуск секундного импульса при использовании калибровки RTC_CLK.....	29
0039 Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя....	31
0040 Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции	33

0041 Генератор LSE не запускается на первой гармонике	35
Лист регистрации изменений	36

Обзор

Настоящий документ содержит описание ошибок в продукте с указанием категории критичности. Каждое описание содержит:

- уникальный идентификатор ошибки;
- текущий статус ошибки;
- где существует отклонение от спецификации и условия, при которых возникает ошибка;
- последствия возникновения ошибки в типичных применениях;
- ограничения, рекомендации и способы обхода ошибки, где это возможно.

Категории ошибок

Ошибки разделены на три категории критичности:

Категория 1.

Ошибочное поведение, которое невозможно обойти. Ошибки данной категории серьезно ограничивают использование продукта во всех или в большинстве приложений, что делает устройство непригодным для использования.

Категория 2.

Ошибочное поведение, которое противоречит требуемому поведению. Ошибки данной категории могут ограничивать или серьезно ухудшать целевое использование указанных функций, но не делают продукт непригодным для использования во всех или в большинстве приложений.

Категория 3.

Ошибочное поведение, которое не было изначально определено, но не вызывает проблем в приложениях при соблюдении рекомендаций.

Сводная таблица ошибок

В таблице указывается, в каких версиях микросхем присутствует ошибка. Наличие ошибки обозначено символом «X».

Версия микросхем определяется датой изготовления, указанной на крышке корпуса микросхемы в формате ГГНН, где ГГ – год изготовления, НН – неделя изготовления.

ID	Описание	Микросхемы, изготавливаемые с даты		
		1335		
Категория 1				
Категория 2				
0031	Сбой выходной тактовой частоты PLL при просадке питания	X		
0032	Формирование высокого потенциала на выводах портов при смене направления передачи данных	X		
0033	Включение резисторов подтяжки к питанию U _{CC} выводов интерфейса USB при отсутствии внутреннего питания DU _{CC}	X		
Категория 3				
0004	Невозможность выключить генератор HSI при нулевом ALRF	X		
0005	Ошибочное чтение регистров счетчиков RTC	X		
0006	Невозможность программного сброса процессора через регистр AIRCR	X		
0007	Немаскируемый запрос передачи DMA от контроллера АЦП	X		
0016	Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2	X		
0017	Остановка CAN при подстройке момента семплирования	X		
0018	Фильтрация стандартных пакетов CAN после приема расширенного пакета	X		
0021	Ошибка арбитража в контроллере CAN	X		
0022	Ошибка дешифрации обращений в диапазон 0x5000_0000...0x5FFF_FFFF	X		
0025	Чтение регистра MDR_BKP->RTC_PRL после сброса	X		
0026	Ошибка формирования сигнала EXT_INT4	X		
0027	Ошибка формирования деления частоты CPU_C3, USB_C3, ADC_C3, HSI_C1 и HSE_C1	X		

ID	Описание	Микросхемы, изготавливаемые с даты		
		1335		
0029	Искажение поля ID принимаемого пакета при арбитраже в контроллере CAN	X		
0034	Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN	X		
0035	Не отправляется сообщение об ошибке при выполнении команд UART-загрузчика	X		
0036	Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП	X		
0037	Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2	X		
0038	Пропуск секундного импульса при использовании калибровки RTC_CLK	X		
0039	Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя	X		
0040	Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции	X		
0041	Генератор LSE не запускается на первой гармонике	X		

Ошибки категории 2

0031 Сбой выходной тактовой частоты PLL при резком изменении питания в пределах допустимого

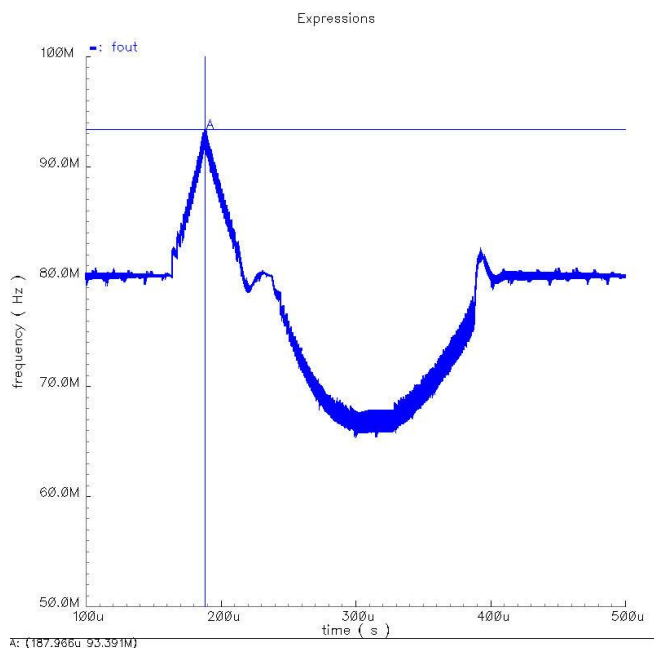
Статус

Исследование.

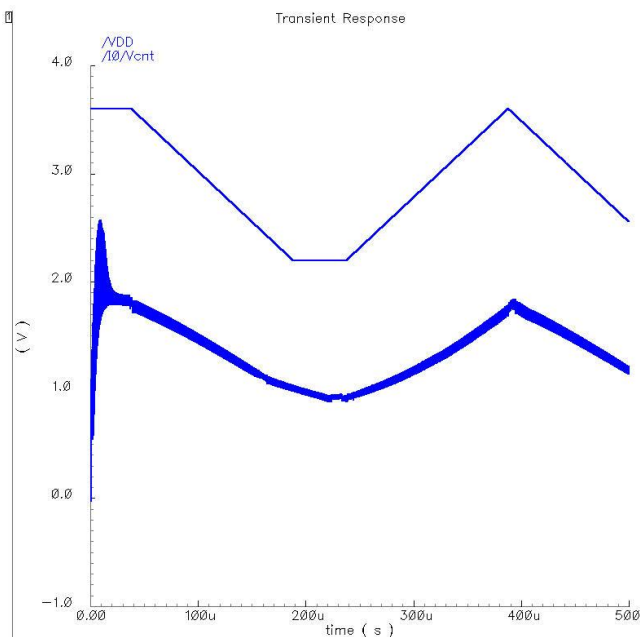
Описание

При просадке питания со скоростью большей, чем 5 В/мс происходит увеличение выходной тактовой частоты PLL с последующим возвращением к расчетному значению. При аналогичном скачке напряжения питания вверх происходит уменьшение выходной тактовой частоты PLL с последующим возвращением к расчетному значению.

Скорость изменения напряжения питания U_{CC} , В/мс	Длительность фронта изменения напряжения питания U_{CC} , мкс	Изменение амплитуды напряжения питания U_{CC} , В	Входная частота PLL, МГц	Коэф. умножения PLL	Изменение выходной частоты PLL, МГц
5,0	280	3,6→2,2	16	5	80→ 82
7,7	180	3,6→2,2	16	5	80→ 92
9,3	150	3,6→2,2	16	5	80→ 103
11,6	120	3,6→2,2	16	5	80→ 119
9,3	150	3,6→2,2	10	8	80→ 94
11,6	120	3,6→2,2	10	8	80→ 106
70	20	3,6→2,2	10	8	80→ 220
11,6	120	3,6→2,2	5	16	80→ 86
14	100	3,6→2,2	5	16	80→ 98
30	20	3,6→3,0	16	9	144→ 189
30	20	3,6→3,0	16	5	80→ 102
30	20	3,6→3,0	10	8	80→ 102
30	20	3,6→3,0	9	16	144→ 193
30	20	3,6→3,0	5	16	80→ 97



Характер изменения выходной частоты PLL ($80 \text{ МГц} = 10 \text{ МГц} \times 8$) при резком изменении напряжения питания



Изменение напряжения питания U_{cc} (на рисунке верхняя линия) с уровня 3,6 В до 2,2 В за 150 мкс и обратно

Условия

Изменение напряжения питания в предельно-допустимом диапазоне со скоростью больше 5 В/мс. Чем больше скорость изменения напряжения питания, тем больше изменение выходной частоты. Чем больше входная частота, тем больше изменение выходной частоты. Чем больше коэффициент умножения, тем больше изменение выходной частоты.

Последствия

Увеличение или уменьшение тактовой частоты от расчетного значения. При этом возможно появление частот, превышающих максимально допустимое значение рабочей частоты, и нарушение времени выборки из Flash.

Рекомендации и способы обхода

В реальной жизни изменение напряжения питания с такими скоростями маловероятны. Но при возможности возникновения такого рода сбоев рекомендуется увеличить емкости по питанию и установить большее, чем требуется время задержки при выборке из Flash.

0032 Формирование высокого потенциала на выводах портов при смене направления передачи данных

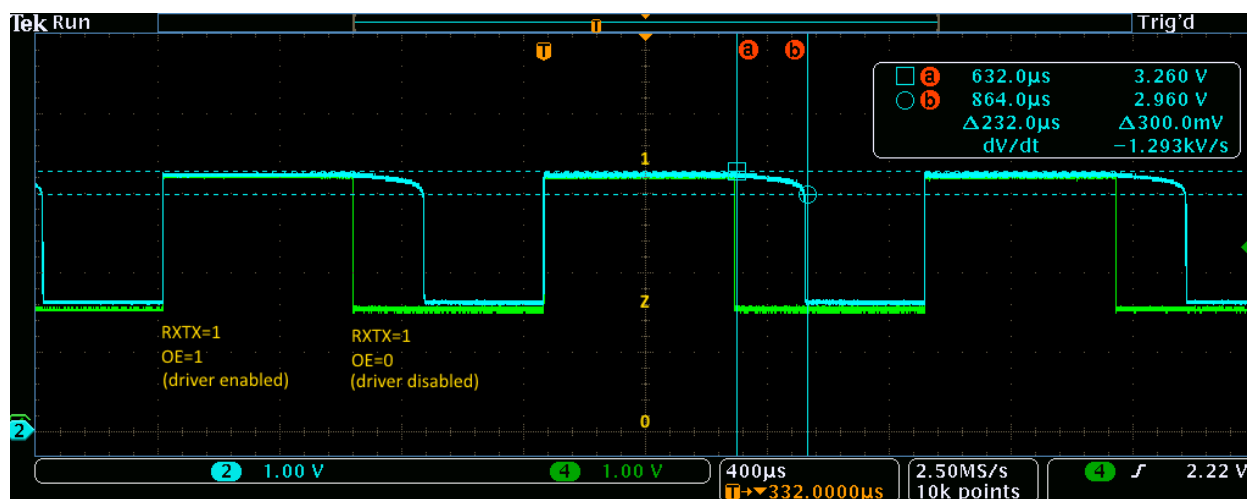
Статус

Проводятся исследования.

Описание

Если пользовательский вывод сконфигурирован на выход и выдает логическую «1», то при смене направления передачи данных (OE) с выхода на вход, вместо ожидаемого высокоимпедансного состояния на выводе ошибочно формируется высокий потенциал.

Время переключения выходного драйвера TX в неактивное состояние зависит от номинала нагрузки, подключенной к порту. Ниже на диаграмме представлен переход выходного драйвера из активного в неактивное состояние при нагрузках (pullup = pulldown) 1 кОм (канал 4) и 15 кОм (канал 2) в нормальных условиях.



- Канал 4 (Зеленый) – нагрузка 1 кОм (ожидаемое поведение с высокоомной нагрузкой).
- Канал 2 (Синий) – нагрузка 15 кОм (затянутый фронт переключения).

Условия

Всегда.

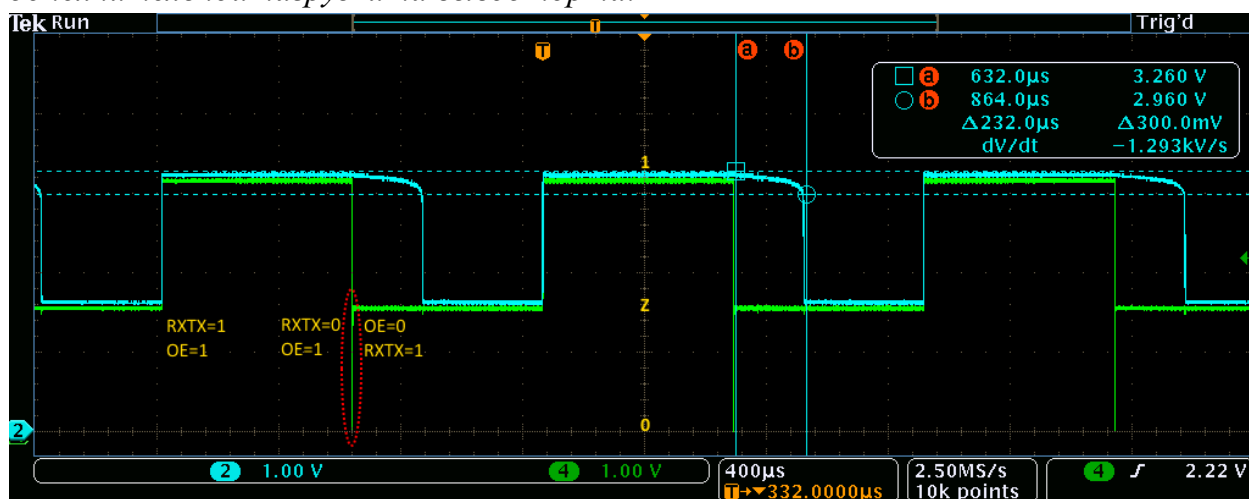
Последствия

Нет.

Рекомендации и способы обхода

Перевести драйвер TX на выдачу логического «0». Дождаться появления логического «0» на входе цифрового приемника RX путем опроса регистра RXTX и перевести драйвер в неактивное состояние (OE = 0).

Не рекомендуется выравнивать фронт переключения путем установки дополнительной нагрузки на вывод порта.



- Канал 4 (Зеленый) – нагрузка 15к Ом (с рекомендацией).
- Канал 2 (Синий) – нагрузка 15 кОм (затянутый фронт переключения).

0033 Включение резисторов подтяжки к питанию U_{CC} выводов интерфейса USB при отсутствии внутреннего питания DU_{CC}

Статус

Исследование.

Описание

При отсутствии внутреннего питания DU_{CC} для выводов DP и DN интерфейса USB включаются внутренние резисторы подтяжки к питанию U_{CC} номиналом 1,5 кОм. Наблюдается при подаче питания U_{CC} до формирования DU_{CC} и при нахождении в режиме STANDBY.

Условия

Всегда при наличии U_{CC} и отсутствии DU_{CC} .

Последствия

При подключенных внешних устройствах USB состояние будет восприниматься как некорректное (Single Ended 1). Дополнительный ток по питанию U_{CC} через резисторы подтяжки выводов DN и DP в зависимости от подтяжек на линиях USB от внешних устройств.

Рекомендации и способы обхода

Учитывать при разработке аппаратуры и подключении внешних устройств к интерфейсу USB.

Ошибки категории 3

0004 Невозможность выключить генератор HSI при нулевом ALRF

Статус

Исследование.

Описание

Бит разрешения работы HSION регистра BKP_REG_0F батарейного домена может быть сброшен в «0» только при взведенном в «1» флаге ALRF часов реального времени. При сбросе флага ALRF в «0» бит разрешения работы HSION устанавливается в «1», что приводит к включению генератора HSI.

Условия

Всегда.

Последствия

Невозможность отключить генератор, повышенное потребление.

Рекомендации и способы обхода

Для отключения генератора HSI необходимо убедиться, что микросхема тактируется другим источником синхросигнала, взвести бит ALRF и после этого сбросить бит HSION.

0005 Ошибочное чтение регистров счетчиков RTC

Статус

Проводятся исследования.

Описание

Счетчики в часах реального времени RTC батарейного домена могут работать на частотах тактирования отличных от частоты процессорного ядра. Таким образом, чтение регистров RTC_CNT и RTC_DIV со стороны процессора может совпасть с моментом переключения счетчиков, в результате процессором может быть зафиксировано сбойное значение данных счетчиков.

Условия

Всегда.

Последствия

Сбойное определение значения счетчиков.

Рекомендации и способы обхода

Считывать счетчик дважды, и, если считанные значения отличны, считать третий раз. Таким образом, при первом чтении определяется, что произошло переключение счетчика, и третье чтение гарантированно произойдет в момент времени после переключения. При этом частота обращения к регистрам должна быть гарантированно больше частоты переключения счетчиков.

0006 Невозможность программного сброса процессора через регистр AIRCR**Статус**

Исследование.

Описание

Для программного сброса микросхемы необходимо в регистр AIRCR записать значение 0x05fa0004. После записи происходит сброс всей периферии, но само ядро остается в состоянии сброса и перестает работать. Выход из этого состояния возможен только по внешнему сбросу, сбросу сторожевых таймеров, либо снятия и подачи питания U_{CC} микросхемы.

Условия

Всегда.

Последствия

Невозможность программного сброса микросхемы через регистр AIRCR.

Рекомендации и способы обхода

Для выполнения программного сброса рекомендуется использовать сторожевой таймер WWDG. При несвоевременном обновлении счетчика Т (вне окна разрешения) происходит сброс микросхемы. Таким образом, выполнив следующую последовательность записи в регистры WWDG, можно выполнить программный сброс:

WWDG->CFR = 0x00;

WWDG->CR = 0xFF;

WWDG->CR = 0xFF;

0007 Немаскируемый запрос передачи DMA от контроллера АЦП**Статус**

Исследование.

Описание

В качестве запроса передачи по DMA контроллером АЦП используется сигнал окончания преобразования EOSIF. Вне зависимости от настроек контроллера DMA и контроллера АЦП этот запрос приходит на контроллер DMA. Если контроллер DMA настроен на обработку этого запроса, то он обработает этот запрос, если же не настроен, то обработки не будет, но контроллер DMA взведет сигнал dma_done (прерывание от DMA) и тем самым запросит обработку прерывания от DMA.

Условия

Всегда.

Последствия

При работе контроллера АЦП и DMA возникают запросы прерываний от контроллера DMA указывающие, что был запрос передачи по каналу АЦП, но он не был обработан.

Рекомендации и способы обхода

При необходимости использования контроллера АЦП и DMA построить алгоритм обработки АЦП через прерывания DMA, либо через передачи DMA.

Запретить обработку запросов req и sreq от всех каналов (записать «1» во все разряды регистра CHNL_REQ_MASK_SET), разрешить работу всех каналов (записать «1» во все разряды регистра CHNL_ENABLE_SET). Далее разрешить обработку запросов только от нужных каналов (записать «1» в разрядах, соответствующих каналам, которые требуется обрабатывать, регистра CHNL_REQ_MASK_CLR).

0016*Некорректное вычисление дополнительной задержки начала преобразования контроллера АЦП вариант 2*

Статус

Исследование.

Описание

Проводятся исследования.

Условия

Всегда.

Последствия

Некорректное вычисление частоты выборки АЦП внешних сигналов. Джиттер момента выборки аналогового сигнала.

Рекомендации и способы обхода

0017*Остановка CAN при подстройке момента семплирования*

Статус

Исследование.

Описание

При работе на высоких скоростях при наличии помех в линии и расхождении в скорости передачи контроллер CAN подстраивает момент семплирования линии. Подстройка осуществляется путем увеличения поля Phase Segment 1 или уменьшения поля Phase Segment 2 на величину определенной ошибки, но не более чем на максимальный шаг подстройки SJW. Если в ходе работы была обнаружена ошибка больше или равная Phase Segment 2, и при этом SJW также больше или равен Phase Segment 2, автомат подстройки переходит в ошибочное состояние и останавливается, что приводит к остановке передачи по линии CAN.

Условия

При условии, что SJW больше или равен Phase Segment 2, при возникновении помех, дрожании длительности битовых интервалов и расхождении в скоростях абонентов сети CAN в ходе приема пакетов.

Последствия

Остановка передатчика CAN.

Рекомендации и способы обхода

Учитывать при разработке ПО.

При настройке интерфейса CAN устанавливать SJW меньше, чем Phase Segment 2.

0018 *Фильтрация стандартных пакетов CAN после приема расширенного пакета*

Статус

Исследование.

Описание

При использовании встроенного механизма фильтрации и при приеме стандартных и расширенных пакетов после приема расширенного пакета в теневом буфере сохраняется его ID (SID+EID). Принимаемый после этого стандартный пакет в теневом буфере обновляет только SID часть, и при этом EID часть остается от ранее принятого пакета. Таким образом, если фильтр ожидает SID пакет и при этом биты EID не замаскированы, то возможна фильтрация данного сообщения при условии, что EID ранее принятого пакета отличается от ожидаемой фильтром.

Условия

При приеме стандартных пакетов после приема расширенных пакетов.

Последствия

Фильтрация стандартных сообщений, удовлетворяющих маске и фильтру.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0021 Ошибка арбитража в контроллере CAN

Статус

Исследование.

Описание

При выходе на линию CAN двух контроллеров, и при этом у второго контроллера больший приоритет по ID, возникает ситуация, при которой первый контроллер отпускает линию, так как проиграл арбитраж (имеет меньший приоритет), но второй формирует на шине ошибку BIT STAFF ERROR, FRAME ERROR или CRC ERROR.

Условия

Если первый контроллер с меньшим приоритетом вышел на ~ 1 TQ ранее второго контроллера с большим приоритетом.

Последствия

После возникновения ошибки оба контроллера повторяют свои передачи, но при этом во время ошибки они синхронизируются, и повторная передача выполняется без расхождения в 1 TQ. В этом случае арбитраж производится корректно, и оба контроллера передают свои пакеты без ошибок.

Рекомендации и способы обхода

Учитывать при разработке ПО при анализе ошибок на шине CAN. При увеличении трафика по шине CAN вероятность такой ошибки снижается, так как все передатчики постоянно синхронизируются.

0022 Ошибка дешифрации обращений в диапазон 0x5000_0000...0x5FFF_FFFF

Статус

Исследование.

Описание

При обращении по адресам диапазона 0x5000_0000...0x5FFF_FFFF формируются транзакции к внешней системной шине, и ошибочно формируются обращения в диапазон 0x4000_0000...0x4FFF_FFFF. Например, в результате записи по адресу 0x5000_0000, данные также будут записаны в регистр с адресом 0x4000_0000 (MDR_CAN1 -> CONTROL). При этом в диапазоне 0x4000_0000...0x4FFF_FFFF есть области, которые не обрабатываются при обращении (например, 0x4000_00B0...0x4000_01FF), и при обращении к ним происходит остановка (зависание) транзакции на шине периферии. В результате при формировании ошибочных обращений в диапазон 0x4000_0000...0x4FFF_FFFF, вызванных обращениями в диапазон 0x5000_0000...0x5FFF_FFFF, могут производиться ошибочные чтения или записи регистров периферийных блоков, либо может происходить остановка (зависание) шины периферийных блоков. При остановке (зависании) шины периферийных блоков при обращении процессора к периферии произойдет и остановка процессора.

Условия

Обращение к диапазону 0x5000_0000...0x5FFF_FFFF.

Последствия

Приводит к ошибочным обращениям в диапазоне 0x4000_0000...0x4FFF_FFFF.

Ошибочные обращения к несуществующим ресурсам в диапазоне 0x4000_0000...0x4FFF_FFFF может привести к остановке процессора.

Рекомендации и способы обхода

Допустимы обращения в диапазоны 0x5000_0000...0x5FFF_FFFF при соблюдении следующих условий (?? – любые числа от 0x00 до 0xFF):

Диапазон	Пересекаемый блок периферии	Условие использования	Примечание
0x5??0_0000...0x5??0_7FFF	CAN1	PER_CLOCK[0]==0	
0x5??0_8000...0x5??0_FFFF	CAN2	PER_CLOCK[1]==0	
0x5??1_0000...0x5??1_7FFF	USB	PER_CLOCK[2]==0	
0x5??1_8000...0x5??1_FFFF	EEPROM_CNTRL	PER_CLOCK[3]==0	
0x5??2_0000...0x5??2_7FFF	RST_CLK	PER_CLOCK[4]==0	
0x5??2_8000...0x5??2_FFFF	DMA	PER_CLOCK[5]==0	

Диапазон	Пересекаемый блок периферии	Условие использования	Примечание
0x5??3_0000...0x5??3_7FFF	UART1	PER_CLOCK[6]==0	
0x5??3_8000...0x5??3_FFFF	UART2	PER_CLOCK[7]==0	
0x5??4_0000...0x5??4_7FFF	SPI1	PER_CLOCK[8]==0	
0x5??4_8000...0x5??4_FFFF	-		Без ограничений
0x5??5_0000...0x5??5_7FFF	I2C1	PER_CLOCK[10]==0	
0x5??5_8000...0x5??5_FFFF	POWER	PER_CLOCK[11]==0	
0x5??6_0000...0x5??6_7FFF	WWDT	PER_CLOCK[12]==0	
0x5??6_8000...0x5??6_FFFF	IWDT	PER_CLOCK[13]==0	
0x5??7_0000...0x5??7_7FFF	TIMER1	PER_CLOCK[14]==0	
0x5??7_8000...0x5??7_FFFF	TIMER2	PER_CLOCK[15]==0	
0x5??8_0000...0x5??8_7FFF	TIMER3	PER_CLOCK[16]==0	
0x5??8_8000...0x5??8_FFFF	ADC	PER_CLOCK[17]==0	
0x5??9_0000...0x5??9_7FFF	DAC	PER_CLOCK[18]==0	
0x5??9_8000...0x5??9_FFFF	COMP	PER_CLOCK[19]==0	
0x5??A_0000...0x5??A_7FFF	SPI2	PER_CLOCK[20]==0	
0x5??A_8000...0x5??A_FFFF	PORTA	PER_CLOCK[21]==0	
0x5??B_0000...0x5??B_7FFF	PORTB	PER_CLOCK[22]==0	
0x5??B_8000...0x5??B_FFFF	PORTC	PER_CLOCK[23]==0	
0x5??C_0000...0x5??C_7FFF	PORTD	PER_CLOCK[24]==0	
0x5??C_8000...0x5??C_FFFF	PORTE	PER_CLOCK[25]==0	
0x5??D_0000...0x5??D_7FFF	-		Без ограничений
0x5??D_8000...0x5??D_FFFF	BKP	PER_CLOCK[27]==0	
0x5??E_0000...0x5??E_7FFF	-		Без ограничений
0x5??E_8000...0x5??E_FFFF	PORTF	PER_CLOCK[29]==0	
0x5??F_0000...0x5??F_7FFF	EXT_BUS_CNTRL	PER_CLOCK[30]==0	
0x5??F_8000...0x5??F_FFFF	-		Без ограничений

0025 Чтение регистра MDR_BKP->RTC_PRL после сброса

Статус

Исследование.

Описание

После сброса в регистре MDR_BKP->RTC_PRL всегда считываются нули, независимо от ранее записанного в него значения. Реально регистр сбрасывается только при исчезновении питания батарейного домена BUсс.

Условия

Всегда.

Последствия

Не выявлено.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0026 Ошибка формирования сигнала EXT_INT4 с порта PB9

Статус

Исследование.

Описание

Для формирования сигнала EXT_INT4 с вывода PB9 согласно документации необходимо выбрать переопределенную функцию. На самом деле сигнал формируется корректно при выборе альтернативной функции.

Условия

Всегда.

Последствия

Не выявлено.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0027 Ошибка формирования деления частоты CPU_C3, USB_C3, ADC_C3, HSI_C1 и HSE_C1

Статус

Исследование.

Описание

Изменение дополнительного коэффициента деления при формировании частоты CPU_C3 (поле CPU_C3_SEL), частоты USB_C3 (поле USB_C3_SEL), частоты ADC_C3 (поле ADC_C3_SEL), частоты HSI_C1 (поле HSI_C1_SEL) и частоты HSE_C1 (поле HSE_C1_SEL) возможно осуществлять только в большую сторону. Уменьшение коэффициента деления приводит к прекращению формирования тактового сигнала. Сброс настройки возможен только через сигнал сброса всей микросхемы.

Условия

Уменьшение коэффициента деления.

Последствия

Делитель не формирует выходной тактовый сигнал.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0029 Искажение поля ID принимаемого пакета при арбитраже в контроллере CAN**Статус**

Исследование.

Описание

При одновременном выполнении передачи и приема пакетов контроллером CAN (выполняется процедура арбитража), если у стандартных пакетов обнаруживается различие в последнем бите идентификатора или в бите RTR, а у расширенных пакетов – различие в последнем бите 11-битного идентификатора, в любом бите 18-битного идентификатора, в бите SRR, в бите IDE или в бите RTR, и при этом передаваемый пакет имеет меньший приоритет («проигрывает» арбитраж), то у принимаемого пакета («выигравшего» арбитраж) происходит искажение поля ID. Это вызвано тем, что до момента проигрыша арбитража контроллер CAN считает, что именно он осуществляет передачу и не сохраняет ID принимаемого сообщения (остаются данные от предыдущих пакетов).

Условия

«Проигрыш» арбитража в последнем бите идентификатора или бите RTR у стандартных пакетов.

«Проигрыш» арбитража в последнем бите 11-битного идентификатора или бите SRR, бите IDE, в любом бите 11-битного идентификатора или бите RTR у расширенных пакетов.

Последствия

Искажение поля ID у принимаемого пакета, который «выиграл» арбитраж.

Рекомендации и способы обхода

Разрешить прием собственных пакетов (бит ROP = 1) с их последующим игнорированием в ходе программной обработки. В этом случае при арбитраже принимаемые пакеты не искажаются.

Учитывать при разработке ПО.

0034 *Переполнение счетчика ошибок RX_ERR_CNT контроллера CAN*

Статус

Будет исправлено в следующей версии продукта.

Описание

В случае, если контроллер CAN постоянно обнаруживает ошибки при приеме данных, то счетчик ошибок приема RX_ERR_CNT будет инкрементироваться до верхнего предела (0x1FF), после чего он должен остановиться. Однако, этого не происходит – счетчик после приема очередного кадра с ошибкой переполняется и сбрасывается в 0x000. Из-за этого контроллер CAN, ранее находившийся в пассивном к ошибкам состоянии ERROR PASSIVE (RX_ERR_CNT > 127), ошибочно переходит в активное к ошибкам состояние ERROR ACTIVE и при обнаружении ошибок начинает посылать кадры активной ошибки. Данное поведение не соответствует стандарту, потому что для перехода в активное к ошибкам состояние ERROR ACTIVE контроллеру CAN необходимо успешно принять кадр.

Условия

При постоянном приеме кадров с ошибкой.

Последствия

Ошибочный переход контроллера CAN в активное к ошибкам состояние.

Рекомендации и способы обхода

Учитывать при разработке аппаратуры.

**0035 Не отправляется сообщение об ошибке при выполнении команд
UART-загрузчика**

Статус

Будет исправлено в следующей версии продукта.

Описание

В режимах UART0+JA и UART0+JB при возникновении ошибки UART-загрузчик должен отправить сообщение об ошибке, состоящее из двух символов: 0x45 ('E') и символа типа ошибки. В результате ошибки в загрузочной программе символ типа ошибки не передается.

Условия

Аналогично описанию.

Последствия

Нельзя установить причину ошибки в режиме UART-загрузчика.

Рекомендации и способы обхода

Нет.

0036 Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП

Статус

Исследование.

Описание

В режиме последовательного преобразования нескольких каналов в результате отключения АЦП (бит Gfg_REG_ADON) при последующем включении АЦП однократно пропускается канал, на котором остановилось преобразование при отключении. Происходит преобразование следующего канала, участвующего в последовательном преобразовании.

Условия

Включение АЦП после отключения АЦП при последовательном преобразовании нескольких каналов.

Последствия

Пропуск преобразования канала АЦП, на котором остановилось преобразование при отключении.

Рекомендации и способы обхода

После отключения АЦП при использовании последовательного преобразования нескольких каналов:

- 1 Отключить переключение каналов (бит Cfg_REG_CHCH).
- 2 Включить переключение каналов только для канала, на котором остановилось преобразование при отключении, и участвующих в преобразовании каналов с бóльшими номерами (регистр ADC1_CHSEL).

После включения АЦП:

- 1 Включить переключение для всех требуемых каналов.

0037 Контроллер интерфейса I2C не отслеживает clock stretching при формировании START и DIV=1-2**Статус**

Исследование.

Описание

Контроллер интерфейса I2C при задании делителя частоты DIV равного 1 или 2 не отслеживает растяжение тактовой частоты SCL (clock stretching) ведомым устройством при формировании сигнала START. В связи с этим отправка сигнала START (установка битов START и RD/WR в регистре CMD) при удерживании ведомым устройством линии SCL в состоянии низкого уровня будет выполнена без ожидания поднятия SCL в состояние высокого уровня, что приведет к некорректному формированию сигнала START на шине I2C (данная ситуация может наблюдаться при передаче повторного сигнала START).

Условия

Внутренний делитель частоты DIV равен 1 или 2, ведомое устройство удерживает линию SCL в состоянии низкого уровня, контроллер интерфейса I2C отправляет сигнал START (установка битов START и RD/WR в регистре CMD).

Последствия

Отправка сигнала START выполняется без ожидания поднятия SCL в состояние высокого уровня, что приводит к некорректному формированию сигнала START на шине I2C.

Рекомендации и способы обхода

Если ведомое устройство применяет растяжение тактовой частоты SCL (clock stretching), то перед формированием сигнала START необходимо выдержать время, за которое ведомое устройство гарантированно отпустит линию SCL, либо использовать делитель частоты DIV равный 3 и более.

0038 Пропуск секундного импульса при использовании калибровки RTC_CLK**Статус**

Исследование.

Описание

В блоке RTC для формирования частоты SEC_CLK из частоты RTC_CLK используется делитель, выполненный на счетчике RTC_DIV с основанием счета RTC_PRL. Для калибровки (замедления) RTC_CLK используется счетчик RTC_20, который на время $RTC_20 < RTC_CAL$ останавливает счет RTC_DIV.

Во время работы RTC с калибровкой частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$ в регистре REG_0F) при определенных значениях RTC_CAL и RTC_PRL периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$, которое приводит к ошибочному сбросу счетчика RTC_DIV и пропуску импульса SEC_CLK.

При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, при этом флаги SECF, ALRF и OWF в регистре RTC_CS продолжают формироваться без пропусков.

Условия

Установлена калибровка частоты RTC_CLK (поле $RTC_CAL[7:0] \neq 0$) и заданы определенные значения RTC_CAL и RTC_PRL, при которых периодически происходит одновременное выполнение событий $RTC_DIV == RTC_PRL$ и $RTC_20 == 0$.

Последствия

Счетчик RTC_DIV ошибочно сбрасывается, импульс SEC_CLK не формируется. При пропуске импульса SEC_CLK основной счетчик RTC_CNT не изменяется и начинает отставать на 1 секунду, при этом флаги SECF, ALRF и OWF в регистре RTC_CS продолжают формироваться без пропусков.

Рекомендации и способы обхода

Для калибровки частоты RTC_CLK использовать только ограниченный набор значений RTC_CAL, полученный с помощью скрипта¹ для заданного значения RTC_PRL. Перед настройкой блок RTC должен быть выключен и сброшен, при настройке регистр RTC_DIV не должен изменяться. После настройки и включения RTC значения RTC_CAL[7:0], RTC_DIV и RTC_PRL не должны перезаписываться. В этом случае ошибка проявляться не будет.

¹ https://support.milandr.ru/upload/iblock/285/9bliqywbkpficoptft5dctv327ycqh9s/bkp_rtc_cal.py

Пример инициализации RTC:

- включить источник тактирования RTC и выбрать его в RTC_SEL[1:0] регистра REG_0F;
- выключить RTC путем сброса бита RTC_EN в регистре REG_0F;
- выдержать паузу не менее 1 периода RTC_CLK для ожидания сброса бита RTC_EN;
- выполнить сброс RTC путем последовательной установки и сброса бита RTC_RESET в регистре REG_0F;
- записать требуемое значение в регистр RTC_PRL;
- дождаться окончания записи с помощью бита WEC в регистре RTC_CS;
- записать допустимое значение в поле RTC_CAL[7:0] регистра REG_0F;
- выполнить другие настройки RTC;
- включить RTC путем установки бита RTC_EN в регистре REG_0F.

0039 Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя**Статус**

Исследование.

Описание

В процессе работы IWDG остановка частоты PCLK блока IWDG после вызова запроса перезагрузки значения таймера через регистр IWDG_KEY (записью значения 0xAAAA) и перед фактическим обновлением значения таймера или после вызова запроса обновления предделителя (запись в регистр IWDG_PR) и перед фактическим обновлением значение предделителя блокирует сигнал запроса на обновление значения таймера в активном состоянии. В результате чего до повторного появления частоты PCLK или любого сброса сторожевой таймер IWDG не осуществляет счет и не формирует сброс. Так как в случае запроса перезагрузки IWDG непрерывно перезагружается значением перезагрузки, а в случае запроса обновления предделителя – непрерывно осуществляет обновление предделителя. После появления частоты PCLK и фактического обновления соответствующих значений или после любого сброса IWDG восстанавливает процесс счета.

Условия

Остановка частоты PCLK блока IWDG:

- 1) После вызова запроса перезагрузки значения таймера через регистр IWDG_KEY (записью значения 0xAAAA) и перед фактическим обновлением значения таймера в процессе работы IWDG.
- 2) После вызова запроса обновления предделителя таймера через регистр IWDG_PR и перед фактическим обновлением предделителя в процессе работы IWDG.

Последствия

Отсутствие счета таймера IWDG и формирования им сброса до появления частоты PCLK или любого сброса.

Рекомендации и способы обхода

Реализовать в разрабатываемой системе один или несколько из предложенных способов:

- 1) Перед вызовом запроса перезагрузки значения таймера и на время сброса флага RVU, а также перед вызовом запроса обновления предделителя и на время сброса флага PVU, переводить тактирование PCLK (соответствует частоте HCLK) на частоту, которая гарантируется в разрабатываемой системе – например, LSI (поскольку наличие частоты LSI обязательно для работы IWDG, в случае её отсутствия IWDG не

сбросит систему при любых обстоятельствах).

2) Использовать внешний сторожевой таймер.

0040 Останов канала DMA при повторном запросе от АЦП во время обработки текущей транзакции**Статус**

Исследование.

Описание

В контроллере DMA для всех каналов, обрабатывающих запросы периферийных блоков, соответствующий сигнал `dma_waitonreq` установлен в 1 – после завершения передачи данных контроллер DMA ожидает снятия запроса от периферийного блока. Контроллер АЦП формирует запрос к DMA по флагу `Flg_REG_EOCIF` регистра `ADCx_STATUS`. Флаг устанавливается при завершении преобразования (новый результат записан в регистр `ADCx_RESULT`) и сбрасывается при чтении регистра `ADCx_RESULT`.

При последовательных преобразованиях АЦП возможна следующая последовательность событий:

1. По завершении преобразования N формируется запрос к DMA.
2. Контроллер DMA начинает обработку транзакции (`dma_active = 1`) и выполняет чтение регистра `ADCx_RESULT`, запрос к DMA снимается.
3. До завершения обработки транзакции (`dma_active = 1`) завершается преобразование N+1, запрос к DMA устанавливается повторно.
4. Контроллер DMA воспринимает повторно установленный запрос как продолжение предыдущего – новая передача не инициируется, контроллер ожидает снятия запроса.

Условия

Контроллер АЦП выполняет последовательные преобразования, канал DMA выполняет чтение результатов преобразования из регистра `ADCx_RESULT` по запросу от АЦП. При этом новое преобразование завершается после чтения регистра `ADCx_RESULT` контроллером DMA, но до завершения обработки текущей транзакции. Например, такая ситуация может произойти:

- при одновременной работе нескольких каналов DMA и низком приоритете канала, который обрабатывает запросы от АЦП;
- при длительной переинициализации структуры управляющих данных канала DMA.

Последствия

Повторно установленный запрос от АЦП воспринимается контроллером DMA как продолжение предыдущего – новая передача данных не выполняется, канал переходит в ожидание снятия запроса. Поскольку чтение регистра `ADCx_RESULT` не выполняется, то запрос остаётся установленным, передача данных контроллером DMA останавливается.

Рекомендации и способы обхода

Передача DMA должна выполняться с минимальной задержкой относительно момента формирования запроса от АЦП. Для этого рекомендуется:

- при одновременной работе нескольких каналов DMA:
 - установить для канала, который обрабатывает запросы от АЦП, высокий уровень приоритета в регистре CHNL_PRIORITY_SET;
 - уменьшить для используемых каналов период арбитража в поле R_power настроек канала channel_cfg;
- минимизировать время переинициализации структуры управляющих данных канала DMA, при этом, если переинициализация выполняется в обработчике прерывания DMA - назначить данному прерыванию высокий приоритет.

0041 Генератор LSE не запускается на первой гармонике

Статус

Исследование.

Описание

При использовании некоторых моделей кварцевых резонаторов 32,768 кГц генератор LSE в режиме осциллятора генерирует частоту на седьмой гармонике ~230 кГц, если по плечам кварцевого резонатора установлены емкости номиналом менее 51 пФ.

Условия

Использование некоторых моделей кварцевых резонаторов (например, Geyer KX-327NHT, part no. 12.87153)

Последствия

Уход вперед показаний часов реального времени (RTC). Отсутствие генерации частоты LSE на первой гармонике при использовании нагрузочных емкостей номиналом, значение которого рассчитано в соответствии со спецификацией на кварцевый резонатор.

Рекомендации и способы обхода

Для обеспечения стабильной работы генератора LSE в режиме осциллятора в обозначенных выше условиях во всем рабочем диапазоне температур рекомендуется использовать нагрузочные емкости номиналом 51 пФ на выводах OSC_IN32 и OSC_OUT32.

Лист регистрации изменений

Дата	Страница	Статус	ID	Категория	Описание
28.04.22					Документ создан
10.11.22	18		0008	3	Описание ошибки скорректировано
			0028	3	Ошибка исключена
			0030	3	Ошибка исключена
	25		0033	2	Добавлено описание ошибки
	12		0034	3	Добавлено описание ошибки
	26		0035	3	Добавлено описание ошибки
08.06.23	23		0027	3	Описание ошибки исправлено
			0003	2	Ошибка исключена
			0008	3	Ошибка исключена
			0010	2	Ошибка исключена
17.05.24	27		0036	3	Добавлено описание ошибки
18.02.26	28		0037	3	Добавлено описание ошибки
	29		0038	3	Добавлено описание ошибки
	31		0039	3	Добавлено описание ошибки
18.08.26	33		0040	3	Добавлено описание ошибки
	35		0041	3	Добавлено описание ошибки