Ошибки в микросхемах К1901ВЦ1QI

Настоящий документ содержит описание всех ошибок, выявленных в микросхемах на момент создания данной версии документа.

Статус документа

Настоящий документ является НЕКОНФИДЕНЦИАЛЬНЫМ.

Адрес в сети Интернет

http://www.milandr.ru

Обратная связь по продукту

Если у Вас есть какие-либо комментарии или предложения по данному продукту, свяжитесь с Вашим поставщиком, указав:

- название продукта;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Обратная связь по документу

Если у Вас есть какие-либо комментарии или предложения по данному документу, пожалуйста, пришлите их на электронную почту support@milandr.ru, указав:

- название документа;
- номер и/или дата документа;
- номер страницы;
- комментарии, либо краткое описание Ваших предложений;
- предпочтительный способ связи с Вами и контакты (организация, электронная почта, номер телефона).

Оглавление

Обзор		4
Категор	ии ошибок	4
Сводная	таблица ошибок	5
Ошибки	категории 2	7
0017	Ошибка работы внешнего прерывания 1 на порту D[15]	7
0037	Формирование высокого потенциала на выводах портов при смене	
	направления передачи данных	8
0039	Ошибка выполнения режима самопроверки блока криптографической	
	защиты1	0
0040	Включение резисторов подтяжки к питанию U_{CC} выводов интерфейса USB	
	при отсутствии внутреннего питания U _{CCD} 10	0
Ошибки	категории 3	2
0016	Ошибка формирования деления частоты CPU_C3, USB_C3, AUC_C3, HSI_C	1
	и HSE_C11	2
0019	Ошибка повторного включения ЦАП контроллера аудиокодека	3
0029	Ошибка программного сброса (регистр SCB->AIRCR, бит SYSRESETREQ)1	3
0030	Невозможность выключить генератор HSI при нулевом ALRF14	4
0031	Формирование высокого потенциала на выводах портов при включении	
	питания	5
0032	Чтение регистра MDR_BKP->RTC_PRL после сброса1	6
0033	Ошибка разрешения прерываний аудиокодека1	7
0034	Ошибка организации запросов DMA от McBSP1	7
0035	Некорректное чтение регистра управления каналами таймера	8
0036	Ошибка формирования сигнала кадровой синхронизации1	9
0038	Активный запрос к DMA при выключенном ЦАП аудиокодека	0
0041	Пропуск канала АЦП при последовательном преобразовании нескольких	
	каналов после выключения АЦП	1
0042	Остановка счета IWDG при отсутствии частоты PCLK в процессе	
	перезагрузки значения таймера или обновления значения предделителя2	2
Лист рег	гистрании изменений	4

Обзор

Настоящий документ содержит описание ошибок в продукте с указанием категории критичности. Каждое описание содержит:

- уникальный идентификатор ошибки;
- текущий статус ошибки;

Дата документа: 27/02/25

- где существует отклонение от спецификации и условия, при которых возникает ошибка;
- последствия возникновения ошибки в типичных применениях;
- ограничения, рекомендации и способы обхода ошибки, где это возможно.

Категории ошибок

Ошибки разделены на три категории критичности:

Категория 1.

Ошибочное поведение, которое невозможно обойти. Ошибки данной категории серьезно ограничивают использование продукта во всех или в большинстве приложений, что делает устройство непригодным для использования.

Категория 2.

Ошибочное поведение, которое противоречит требуемому поведению. Ошибки данной категории могут ограничивать или серьезно ухудшать целевое использование указанных функций, но не делают продукт непригодным для использования во всех или в большинстве приложений.

Категория 3.

Ошибочное поведение, которое не было изначально определено, но не вызывает проблем в приложениях при соблюдении рекомендаций.

Сводная таблица ошибок

Дата документа: 27/02/25

В таблице указывается, в каких версиях микросхем присутствует ошибка. Наличие ошибки обозначено символом «Х».

Версия микросхем определяется датой изготовления, указанной на крышке корпуса микросхемы в формате $\Gamma\Gamma$ нде $\Gamma\Gamma$ – год изготовления, Π – неделя изготовления.

ID	Описание	Микросхемы, изготавливаемые с даты		
		14xx		
Категор	рия 1			
Категор	рия 2	-		
0017	Внешнее прерывание на порту D[15] будет работать только в том случае, если порт A[15] будет включен в режим основной функции	X		
0037	Формирование высокого потенциала на выводах портов при смене направления передачи данных	X		
0039	Ошибка выполнения режима самопроверки блока криптографической защиты	X		
0040	Включение резисторов подтяжки к питанию U_{CC} выводов интерфейса USB при отсутствии внутреннего питания U_{CCD}	X		
Категор	3 кис			
0016	Возможно только однократное включении делителя частоты ядра RISC (регистр CPU_CLOCK, биты [7:4]). При выключении делителя происходит выключение частоты процессора	X		
0019	Зависание ЦАП аудио кодека после повторного включения	X		
0029	Ошибка программного сброса (регистр SCB -> AIRCR, бит SYSRESETREQ)	X		
0030	Невозможно выключить генератор HSI при нулевом ALRF	X		
0031	Формирование высокого потенциала на выводах портов при включении питания	X		
0032	Чтение регистра MDR_BKP -> RTC_PRL после сброса	X		
0033	В контроллере аудиокодека бит разрешения прерывания с АЦП заведен на разрешение прерывания и на ЦАП, и на АЦП	X		

			Микросхемы,		
ID	Описание	изготавливаемые с даты			
		14xx			
	Стык McBSP-DMA организован таким образом, что из				
0034	MCBSP можно забрать за одну транзакцию только	X			
	одно слово				
0035	Некорректное чтение регистра управления каналами	X			
	таймера	Λ			
0036	Ошибка формирования сигнала кадровой	X			
0030	синхронизации	Λ			
0038	Активный запрос к DMA при выключенном ЦАП	X			
0038	аудиокодека	Λ			
	Пропуск канала АЦП при последовательном				
0041	преобразовании нескольких каналов после	X			
	выключения АЦП				
0042	Остановка счета IWDG при отсутствии частоты PCLK				
	в процессе перезагрузки значения таймера или	X			
	обновления значения предделителя				

Ошибки категории 2

Дата документа: 27/02/25

0017 Ошибка работы внешнего прерывания 1 на порту D[15]

Статус

Исследование.

Описание

Внешнее прерывание на выводе 15 порта D будет работать только в том случае, если вывод 15 порта A будет включен в режим основной функции.

Рекомендации и способы обхода

При использовании прерывания 1 на порту D[15] порт A[15] должен быть включен в режим основной функции. При этом переключение сигналов на порту A не должно вызывать прерывания. Т.е. порт A может быть использован для обмена данными. В том случае, если требуется использовать только функцию обмена данными порта A и нет необходимости использовать прерывание порта D, прерывание необходимо запретить в регистре разрешения прерываний. В противном случае любые переключения порта D будут вызывать переход процессора по вектору внешнего прерывания 1.

0037 Формирование высокого потенциала на выводах портов при смене направления передачи данных

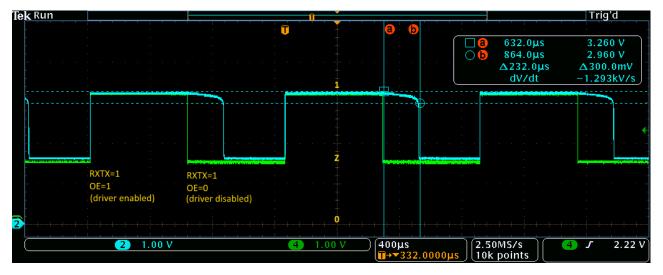
Статус

Исследование.

Описание

Если пользовательский вывод сконфигурирован на выход и выдает логическую «1», то при смене направления передачи данных (ОЕ) с выхода на вход, вместо ожидаемого высокоимпедансного состояния на выводе ошибочно формируется высокий потенциал.

Время переключения выходного драйвера ТХ в неактивное состояние зависит от номинала подключенной нагрузки к порту. Ниже на диаграмме представлен переход выходного драйвера из активного в неактивное состояние при нагрузках (pullup = pulldown) 1 кОм (канал 4) и 15 кОм (канал 2) в нормальных условиях.



- Канал 4 (Зеленый) нагрузка 1 кОм (ожидаемое поведение с высокоомной нагрузкой);
- Канал 2 (Синий) нагрузка 15 кОм (затянутый фронт переключения).

Условия

Всегда.

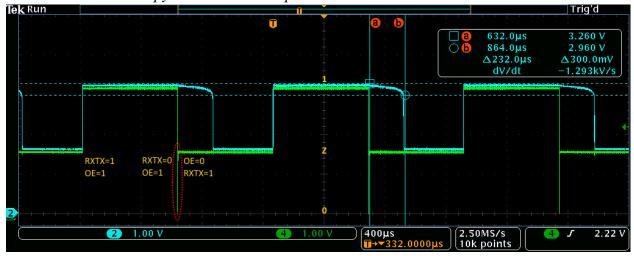
Последствия

Нет.

Рекомендации и способы обхода

Перевести драйвер ТХ на выдачу логического «0». Дождаться появления логического «0» на входе цифрового приемника RX путем опроса регистра RXTX и перевести драйвер в неактивное состояние (OE=0).

He рекомендуется выравнивать фронт переключения путем установки дополнительной нагрузки на вывод порта.



- Канал 4 (Зеленый) нагрузка 15 кОм (с рекомендацией);
- Канал 2 (Синий) нагрузка 15 кОм (затянутый фронт переключения).

0039Ошибка выполнения режима самопроверки блока криптографической защиты

Статус

Исследование.

Описание

По завершении режима самопроверки как по прерыванию, так и по опросу бита готовности, бит DNC_BIST не выставляется в «1», что согласно документации, говорит о работе аппаратуры с ошибками. Данный режим не выполняется по «формальному» признаку, так вычисленное значение не сходится с константой, занесенной по умолчанию.

Условия

Всегда.

Последствия

Невозможность проконтролировать результат самопроверки. При этом бит DNC_BIST успешно сигнализирует о результате динамического контроля данных в процессе вычисления, который осуществляется автоматически.

Если DNC_BIST = 1, то результат динамического контроля положительный, в противном случае во время работы схемы произошла ошибка.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0040Включение резисторов подтяжки к питанию U_{CC} выводов интерфейса USB при отсутствии внутреннего питания U_{CCD}

Статус

Исследование.

Описание

При отсутствии внутреннего питания U_{CCD} для выводов DP и DN интерфейса USB включаются внутренние резисторы подтяжки к питанию U_{CC} номиналом 1,5кОм. Наблюдается при подаче питания U_{CC} до формирования U_{CCD} и при нахождении в режиме STANDBY.

Условия

Всегда при наличии U_{CC} и отсутствии U_{CCD} .

Последствия

При подключенных внешних USB-устройствах состояние будет восприниматься как некорректное (Single Ended 1). Дополнительный ток по питанию U_{CC} через резисторы подтяжки выводов DN и DP в зависимости от подтяжек на линиях USB от внешних устройств.

Рекомендации и способы обхода

Учитывать при разработке аппаратуры и подключении внешних устройств к интерфейсу USB.

Ошибки категории 3

Дата документа: 27/02/25

0016Ошибка формирования деления частоты CPU_C3, USB_C3, AUC_C3, HSI_C1 и HSE_C1

Статус

Исследование.

Описание

Изменение дополнительного коэффициента деления при формировании частоты CPU_C3 (поле CPU_C3_SEL), частоты USB_C3 (поле USB_C3_SEL), частоты ADC_C3 (поле ADC_C3_SEL), частоты AUC_C3 (поле AUC_SEL3), частоты HSI_C1 (поле HSI_C1_SEL) и частоты HSE_C1 (поле HSE_C1_SEL) возможно осуществлять только в большую сторону. Уменьшение коэффициента деления приводит к прекращению формирования тактового сигнала. Сброс настройки возможен только через сигнал сброса всей микросхемы.

Условия

Уменьшение коэффициента деления.

Последствия

Делитель не формирует выходной тактовый сигнал.

Рекомендации и способы обхода

Учитывать при разработке ПО.

0019Ошибка повторного включения ЦАП контроллера аудиокодека

Статус

Исследование.

Описание

Контроллер аудиокодека. Если включить ЦАП, дать ему какое-то время поработать, потом выключить и снова включить, он ведет себя некорректно.

0029Ошибка программного сброса (регистр SCB->AIRCR, бит SYSRESETREQ)

Статус

Исследование.

Описание

Для программного сброса микросхемы необходимо в регистр AIRCR записать значение 0x05FA0004. После записи происходит сброс всей периферии, но само ядро остается в состоянии сброса и перестает работать. Выход из этого состояния возможен только по внешнему сбросу, сбросу от сторожевых таймеров, либо снятием и подачей питания U_{CC} микросхемы.

Условия

Всегда.

Последствия

Невозможность программного сброса микросхемы через регистр AIRCR.

Рекомендации и способы обхода

Для выполнения программного сброса рекомендуется использовать сторожевой таймер WWDG. При несвоевременном обновлении счетчика Т (вне окна разрешения) происходит сброс микросхемы. Таким образом выполнив следующую последовательность записи в регистры WWDG можно выполнить программный сброс:

WWDG->CFR = 0x00;

WWDG->CR = 0xFF;

WWDG->CR = 0xFF.

0030 Невозможность выключить генератор HSI при нулевом ALRF

Статус

Исследование.

Дата документа: 27/02/25

Описание

Бит разрешения работы HSION регистра BKP_REG_0F батарейного домена может быть сброшен в «0», только при взведенном в «1» флаге ALRF часов реального времени. При сбросе флага ALRF в «0» бит разрешения работы HSION устанавливается в «1», что приводит к включению генератора HSI.

Условия

Всегда.

Последствия

Невозможность отключить генератор, повышенное потребление.

Рекомендации и способы обхода

Для отключения генератора HSI необходимо убедится, что микросхема тактируется другим источником синхросигнала, взвести бит ALRF и после этого сбросить бит HSION.

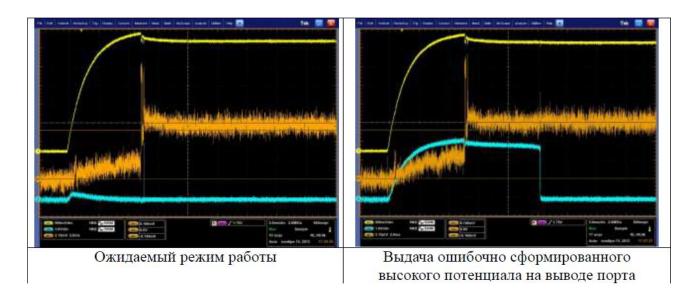
0031Формирование высокого потенциала на выводах портов при включении питания

Статус

Исследование.

Описание

При отрицательных температурах (-10...-60 °C) и небольших скоростях нарастания питающего напряжения (менее 1 В/мс) в момент включении питания микросхемы на выводах пользовательских портов микросхемы может быть сформирован высокий потенциал, равный текущему напряжению питания, вместо ожидаемого третьего состояния. Длительность выдачи ошибочного импульса с высоким потенциалом при экспериментах достигала 200 мс.



- Канал 1 (Желтый) напряжение питание (1 клетка 500 мВ);
- Канал М1 (Коричневый) потребление микросхемы, диаграмма в мВ соответствует току в мА (1 клетка 3,15 мА);
- Канал 2 (Синий) вывод порта микросхемы с ошибочно формируемым высоким потенциалом (1 клетка 1 В).

Условия

Включение питания с малой скоростью нарастания напряжения менее 1 мВ/мс (при уменьшении скорости нарастания вероятность сбоя увеличивается), температура окружающей среды менее минус 10 °C (при уменьшении температуры вероятность сбоя увеличивается).

Последствия

При включении питания возможно формирование ошибочного импульса с высоким потенциалом и на других выводах, которые могут быть ошибочно восприняты как самой микросхемой, так и окружающим его элементами.

Рекомендации и способы обхода

Вывод гарантировано доопределяется до требуемого состояния при включении его на выход, либо внешним источником с выходным током более |±500 мкА|, либо резистором «подтяжки» сопротивлением не более 10 кОм. При наличии на выводе постоянного резистора подтяжки к «земле» сопротивлением не более 10 кОм импульс высокого потенциала на данном выводе не возникает. Увеличение сопротивления резистора увеличивает вероятность появления ошибочного импульса и его длительность.

0032 Чтение регистра MDR_BKP->RTC_PRL после сброса

Статус

Исследование.

Описание

После сброса в регистре MDR_BKP->RTC_PRL всегда считываются нули, независимо от ранее записанного в него значения. Реально регистр сбрасывается только при исчезновении питания батарейного домена BUcc.

Условия

Всегда.

Последствия

Не выявлено.

Рекомендации и способы обхода

Учитывать при разработке ПО.

•

Дата документа: 27/02/25

0033Ошибка разрешения прерываний аудиокодека

Статус

Исследование.

Описание

В контроллере аудиокодека бит разрешения прерывания с АЦП заведен на разрешение прерывания и на ЦАП, и на АЦП.

Последствия

Невозможно раздельное разрешение/запрещение прерываний ЦАП и АЦП аудиокодека.

Рекомендации и способы обхода

Учитывать при разработке.

0034Ошибка организации запросов DMA от McBSP

Статус

Исследование.

Описание

На вход источника req DMA DSP контроллера поступает запрос с выхода XEVNT0 McBSP (см. таблицу 21-5 «Описание бит регистра SPCRH» спецификации), что позволяет выдавать запросы DMA только на однократную передачу данных, т.к. условия его появления не позволяют судить о количестве данных в буфере.

На вход источника sreq DMA DSP контроллера поступает запрос с выхода XEVNT1 McBSP (см. таблицу 21-5 «Описание бит регистра SPCRH» спецификации), что так же позволяет выдавать запросы DMA только на однократную передачу данных, т.к. сигнал sreq позволяет выполнять только однократные транзакции.

Последствия

Возможна организация только единичных транзакций из блока McBSP с помощью DMA DSP.

Рекомендации и способы обхода

Учитывать при разработке.

0035 Некорректное чтение регистра управления каналами таймера

Статус

Исследование.

Описание

В регистре управления каналами таймеров MDR_TIMERx→CHy_CNTRL есть бит 15 управления CAP/nPWM, определяющий режим работы данного канала таймера (ШИМ или захват). Данный бит всегда читается как «0». Однако при записи в него режим работы канала задается корректно.

Условия

- Запись значения 1 в бит 15 регистра MDR_TIMERx→CHy_CNTRL;
- Чтение бита 15 регистра MDR_TIMERx→CHy_CNTRL.

Последствия

Невозможность корректного чтения текущего значения бита 15 регистра MDR_TIMERx→CHy_CNTRL.

Рекомендации и способы обхода

He использовать прочитанное значение бита 15 регистра MDR_TIMERx→CHy_CNTRL.

Если состояние бита необходимо по ходу выполнения программы, следует сохранять дубликат записанного в регистр значения.

0036Ошибка формирования сигнала кадровой синхронизации

Статус

Исследование.

Описание

В режиме формирования кадрового сигнала по перемещению данных из FIFO передатчика XBR в сдвиговый регистр передатчика XSR (SRGRH.FSGM = 1) сигнал кадровой синхронизации не формируется при значениях делителя частоты SRGRL.CLKGDV, отличных от 1. Данные на линию при этом также не выводятся.

Условия

- Режим формирования кадрового сигнала по перемещению данных из FIFO передатчика XBR в сдвиговый регистр передатчика XSR (SRGRH.FSGM = 1);
- Значения делителя частоты SRGRL.CLKGDV, отличные от 1.

Последствия

Отсутствие кадровой синхронизации при передаче.

Рекомендации и способы обхода

В режиме SRGRH.FSGM = 1 использовать значение SRGRL.CLKGDV = 1.

0038Активный запрос к DMA при выключенном ЦАП аудиокодека

Статус

Исследование.

Описание

Запрос к DMA от FIFO блока ЦАП аудиокодека активен, когда блок аудиокодека выключен.

Условия

Разрешение работы DMA;

Дата документа: 27/02/25

- Выключенный блок аудиокодека;
- Разрешенные прерывания ядра микросхемы.

Последствия

Активный запрос аудиокодека приводит к обработке запроса со стороны DMA. При этом, если канал не настроен на активный запрос, без выполнения каких-либо действий выставляется сигнал завершения транзакции, что влечет за собой возникновение прерывания, и в случае, если прерывания разрешены, переход контроллера по вектору прерывания.

Рекомендации и способы обхода

Перед разрешением прерывания выполнить включение и настройку блока ЦАП аудиокодека должным образом.

Если использование блока не предполагается, заполнить FIFO блока ЦАП любыми значениями, не включая сам блок ЦАП.

Также можно замаскировать соответствующий запрос DMA. Для этого необходимо включить канал в регистре MDR_DMA->CHNL_ENABLE_SET и установить маску в регистре MDR_DMA->CHNL_MASK_SET.

0041 Пропуск канала АЦП при последовательном преобразовании нескольких каналов после выключения АЦП

Статус

Исследование.

Дата документа: 27/02/25

Описание

В режиме последовательного преобразования нескольких каналов в результате отключения АЦП (бит Gfg_REG_ADON) при последующем включении АЦП однократно пропускается канал, на котором остановилось преобразование при отключении. Происходит преобразование следующего канала, участвующего в последовательном преобразовании.

Условия

Включение АЦП после отключения АЦП при последовательном преобразовании нескольких каналов.

Последствия

Пропуск преобразования канала АЦП, на котором остановилось преобразование при отключении.

Рекомендации и способы обхода

После отключения АЦП при использовании последовательного преобразования нескольких каналов:

- 1 Отключить переключение каналов (бит Cfg REG CHCH).
- 2 Включить переключение каналов только для канала, на котором остановилось преобразование при отключении, и участвующих в преобразовании каналов с большими номерами (регистр ADC1_CHSEL).

После включения АЦП:

1 Включить переключение для всех требуемых каналов.

0042 Остановка счета IWDG при отсутствии частоты PCLK в процессе перезагрузки значения таймера или обновления значения предделителя

Статус

Исследование.

Дата документа: 27/02/25

Описание

В процессе работы IWDG остановка частоты PCLK блока IWDG после вызова запроса перезагрузки значения таймера через регистр IWDG KEY значения 0хАААА) и перед фактическим обновлением значения таймера или после вызова запроса обновления предделителя (запись в регистр IWDG PR) и перед фактическим обновлением значение предделителя блокирует сигнал запроса на обновление значения таймера в активном состоянии. В результате чего до повторного появления частоты PCLK или любого сброса сторожевой таймер IWDG не осуществляет счет и не формирует сброс. Так как в случае запроса перезагрузки IWDG непрерывно перезагружается значением перезагрузки, а в случае запроса обновления предделителя – непрерывно осуществляет обновление предделителя. После появления частоты PCLK и фактического обновления соответствующих значений или после любого сброса IWDG восстанавливает процесс счета.

Условия

Остановка частоты PCLK блока IWDG:

- 1) После вызова запроса перезагрузки значения таймера через регистр IWDG_KEY (записью значения 0хAAAA) и перед фактическим обновлением значения таймера в процессе работы IWDG.
- 2) После вызова запроса обновления предделителя таймера через регистр IWDG_PR и перед фактическим обновлением предделителя в процессе работы IWDG.

Последствия

Отсутствие счета таймера IWDG и формирования им сброса до появления частоты PCLK или любого сброса.

Рекомендации и способы обхода

Реализовать в разрабатываемой системе один или несколько из предложенных способов:

1) Перед вызовом запроса перезагрузки значения таймера и на время сброса флага RVU, а также перед вызовом запроса обновления предделителя и на время

сброса флага PVU, переводить тактирование PCLK (соответствует частоте HCLK) на частоту, которая гарантируется в разрабатываемой системе — например, LSI (поскольку наличие частоты LSI обязательно для работы IWDG, в случае её отсутствия IWDG не сбросит систему при любых обстоятельствах).

2) Использовать внешний сторожевой таймер.

Лист регистрации изменений

Дата документа: 27/02/25

Дата	Страница	Статус	ID	Категория	Описание
28.04.22					Документ создан
	10		0040	2	Добавлено описание ошибки
27.04.24	12		0016	3	Обновлено описание ошибки
27.04.24	13		0029	2 -> 3	Ошибка переведена в категорию 3
	21		0041	3	Добавлено описание ошибки
27.02.25	22		0042	3	Добавлено описание ошибки